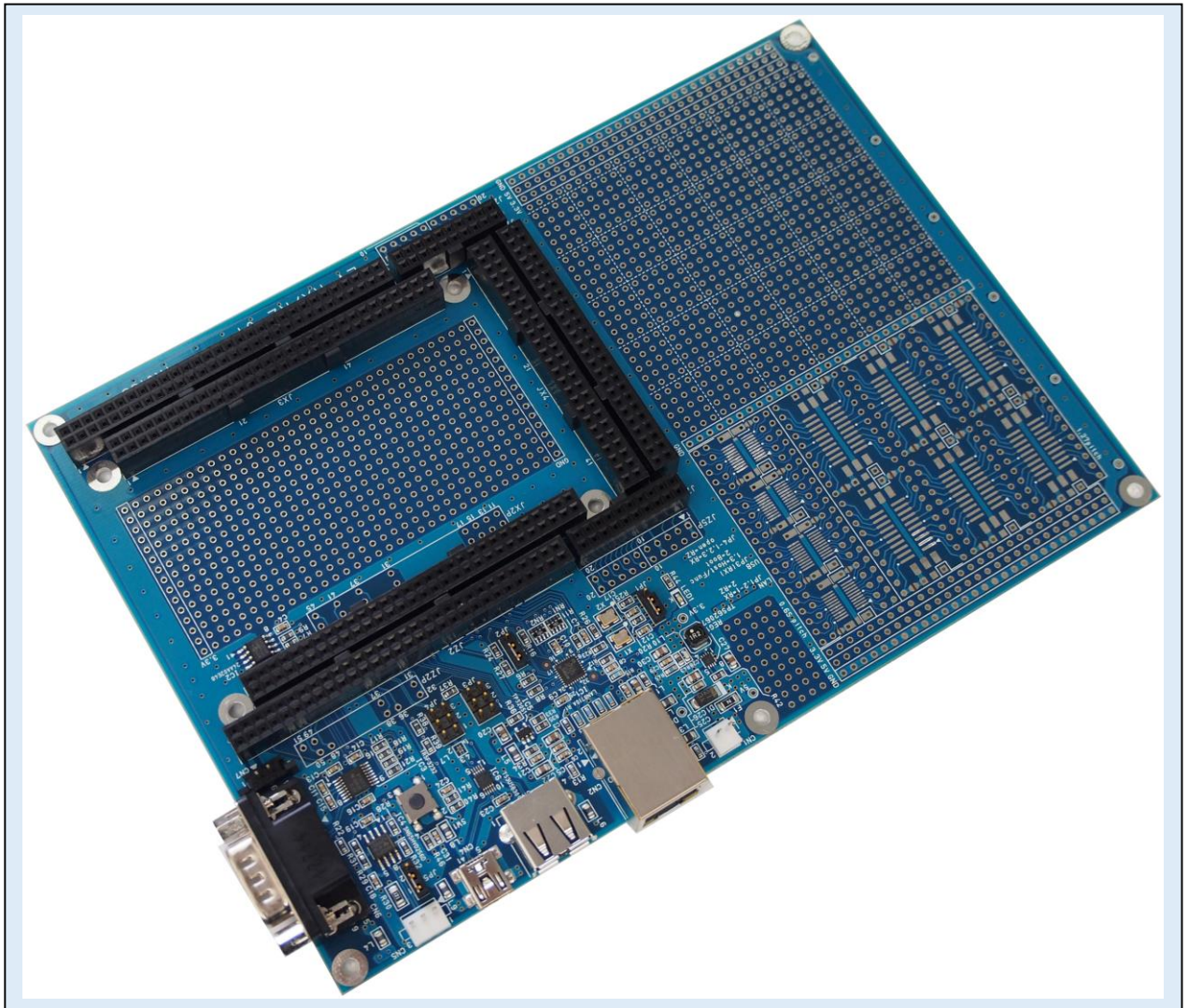


EV-RX/RZ-01

ハードウェアマニュアル Rev1. 00



商品説明ホームページ

URL : <http://www.robin-w.com/>

製造元 : 有限会社テクノネット

開発・販売元 : エーワン株式会社

改定履歴

バージョン	日付	内容	備考
Rev1.00	2015/09/15	初版	

付属品

1. 電源ハーネス
2. CD
 - ・ハードウェアマニュアル
 - ・回路図
 - ・ユーザー登録

取り扱い上の注意

- ・定格を超える電源を加えないで下さい。
- ・異常な発熱や発煙、発火等があった場合には直ちに電源を切ってください。
- ・人命に関わる製品には使用しないで下さい。
- ・製品仕様および外観は予告なく変更することがあります。

保証期間

本製品の保証期間はご購入から1年間です。

製品出荷検査は最善を尽くしておりますが、万一、製品の初期不良の場合は、新品交換にて対応いたします。

ただし、不良解析は致しませんのでご了承ください。

この保証は最初のご購入者ご本人にのみ適用され、お客様が転売、貸し出しされた第三者には適用されません。

また、保証期間においても以下の場合は有料修理となります。

- ・火災、地震、その他の天災地変および異常電圧による故障、損傷
- ・誤用、乱用および取り扱いの不良による故障、損傷
- ・お客様による修理、改造による故障、損傷

製品サポート

本製品のサポート期間はご購入から1年間です。

製品サポートについては、Eメールでのみ受け付けております。

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのでご了承ください。

- ・本基板の各ICの仕様、回路構成およびユーザ回路の設計方法等に関するご質問
- ・他社メーカーのツール類に関するご質問
- ・その他、本製品の仕様範囲外のご質問

サポート外で調査等をご希望の場合は、ご相談により有償で承ります。

免責

弊社は、お客様の損害について下記に該当する損害も含め、一切その責任を負わないものとします。

- ・直接損害およびお客様の得るであろう利益の損失もしくはその他の間接的な損害または付随的損害
- ・お客様または第三者の故意または過失、あるいは不可抗力により発生した損害
- ・医療機器、軍事機器、原子力機器、宇宙航空関連機器、人命に関わる機器や高度の信頼性・安全性が要求される機器、長時間連続して稼働させる機器に使用したことによる損害
- ・第三者の著作権、特許権、実用新案権、意匠権、回路配置利用権、商標その他の知的財産権およびその他の権利侵害に基づき生じた損害
- ・輸出規制の違反または取扱いに起因する損害

参考資料

- ・「RZ/A1H グループ ユーザーズマニュアル ハードウェア編」ルネサス エレクトロニクス株式会社
- ・「Renesas RZ/A1H 用サンプル(ペアメタル版)の説明」エーワン株式会社
- ・「RX63Nグループ ユーザーズマニュアル ハードウェア編」ルネサス エレクトロニクス株式会社

商標

- ・RZ および RZ/A1H は、ルネサス エレクトロニクス株式会社の登録商標、または商品名です。
- ・RXおよび RX63N は、ルネサス エレクトロニクス株式会社の登録商標、または商品名です。
- ・その他の会社名、製品名は、各社の登録商標または商標です。

目次

1. 概要	1
2. 特長	1
2.1. イーサネット	1
2.2. EEPROM	1
2.3. USB	1
2.4. RS232C	1
2.5. CAN	1
2.6. NMIスイッチ	1
3. 仕様概要	2
4. 外観図	3
5. ブロック図	4
6. I/O割付け	5
6.1. RZA1H MCU ボード(MP-RZA1H/FPGA-01)のI/O割付け	5
6.2. RZA1H 単体 MCU ボード(MP-RZA1H-01)のI/O割付け	9
6.3. RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)のI/O割付け	13
6.4. RX63N 単体 MCU ボード(MP-RX63N-01)のI/O割付け	17
7. コネクタマップ	21
7.1. RZA1H MCU ボード(MP-RZA1H/FPGA-01)を実装した場合のコネクタマップ	21
7.2. RZA1H 単体 MCU ボード(MP-RZA1H-01)を実装した場合のコネクタマップ	25
7.3. RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)を実装した場合のコネクタマップ	29
7.4. RX63N 単体 MCU ボード(MP-RX63N-01)を実装した場合のコネクタマップ	32
8. 設定	35
8.1. 評価ボード(EV-RX/RZ-01)に RZA1H MCU ボード(MP-RZA1H/FPGA-01)を実装する場合	35
8.2. 評価ボード(EV-RX/RZ-01)に RZA1H 単体 MCU ボード(MP-RZA1H-01)を実装する場合	36
8.3. 評価ボード(EV-RX/RZ-01)に RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)を実装する場合	37
8.4. 評価ボード(EV-RX/RZ-01)に RX63N 単体 MCU ボード(MP-RX63N-01)を実装する場合	38
9. 外部インタフェース	39
9.1. イーサネット	39
9.2. USB	41
9.3. RS232C	41
9.4. CAN	41
10. 外形寸法図	42
11. 回路図	42
12. 関連製品	43
12.1. RZ/A1H マイコン+FPGA ボード(MP-RZA1H/FPGA-01)	43
12.2. RX63N マイコン+FPGA ボード(MP-RX63N/FPGA-01)	43
12.3. RX63N マイコン+CPLD ボード(MP-RX63N/CPLD-01)	43
12.4. RZ/A1H 単体 MCU ボード(MP-RZA1H-01)およびコネクタ変換ボード(CNV-RZA1H-01)	44
12.5. RX63N 単体 MCU ボード(MP-RX63N-01)およびコネクタ変換ボード(CNV-RX63N-01)	44

1. 概要

- ・EV-RX/RZ-01 は当社製マイコンボード(MP-RZA1H/FPGA-01、MP-RZA1H-01、MP-RX63N/FPGA-01、MP-RX63N/CPLD-01、MP-RX63N-01)の評価用ボードです。
- ・MP-RZA1H-01 を評価する場合はコネクタ変換ボード(CNV-RZA1H-01)が必要となります。
- ・MP-RX63N-01 を評価する場合はコネクタ変換ボード(CNV-RX63N-01)が必要となります。
- ・イーサネット、USB、RS232C、CAN のインタフェースを有し外部との接続が可能となっています。
- ・ユニバーサルパターンには 2.54 ピッチのスルーホール部、1.27、0.65 ピッチの SOP パターンの 3 種類を設けており、さまざまなデバイスを追加実装し評価を可能としています。

2. 特長

2.1. イーサネット

- ・PHY部にLAN8710Aを実装し、10/100BASE の速度で、マイコンとのインタフェースは RMII と MII の両方に、JP 切り替えにて対応しています。
- ・RX63N マイコンは RMII 仕様のインタフェースで、RZ/A1H マイコンは MII 仕様のインタフェースとなります。
- ・RJ45 コネクタはトランス内蔵タイプで、LinkLED と SpeedLED 内蔵コネクタを搭載しています。

2.2. EEPROM

- ・24AA02E48 (Microchip)を実装し、IEEE規格 EUI-48 の MAC アドレスが格納されています。
- ・マイコンとのインタフェースは I2C で行います。

2.3. USB

- ・VBUS 電源、USB ライン切り替え回路を有し、HOST または FUNCTION に切り替えにて対応しています。
- ・RX63N マイコンは MCU 内蔵 USB コントローラ チャンネル 0 を使用し、HOST、FUNCTION 共に FULL スピード対応となっています。
- ・RZ/A1H マイコンは MCU 内蔵 USB コントローラ チャンネル 1 を使用し、HOST (HIGH/FULL/LOW スピード対応)、FUNCTION (HIGH/FULL スピード対応)となっています。
- ・HOST は TYPE-A コネクタ、FUNCTION は mini-B コネクタを搭載しています。

2.4. RS232C

- ・TRSF3232 を実装し、3.3V レベルと±12V のレベル変換を行い、Max 1Mbps の転送が可能となっています。
- ・RX63N マイコンは SCI ch0 を、RZ/A1H マイコンは SCI ch2 を使用し、TXD、RXD のみの信号接続となっています。
- ・D-SUB 9 ピンのオスピンコネクタを搭載しています。

2.5. CAN

- ・SN65HVD256 を実装し、3.3V レベルと差動レベルの変換を行い、Max 1Mbps の転送が可能となっています。
- ・RX63N マイコンは CAN ch2 を、RZ/A1H マイコンの CAN ch3 を使用しています。
- ・マイコンのポートにより出カドライバを OFF (Silent Mode) に制御可能です。
- ・外部との接続は、NH (日圧) の 3 ピンコネクタを搭載しています。

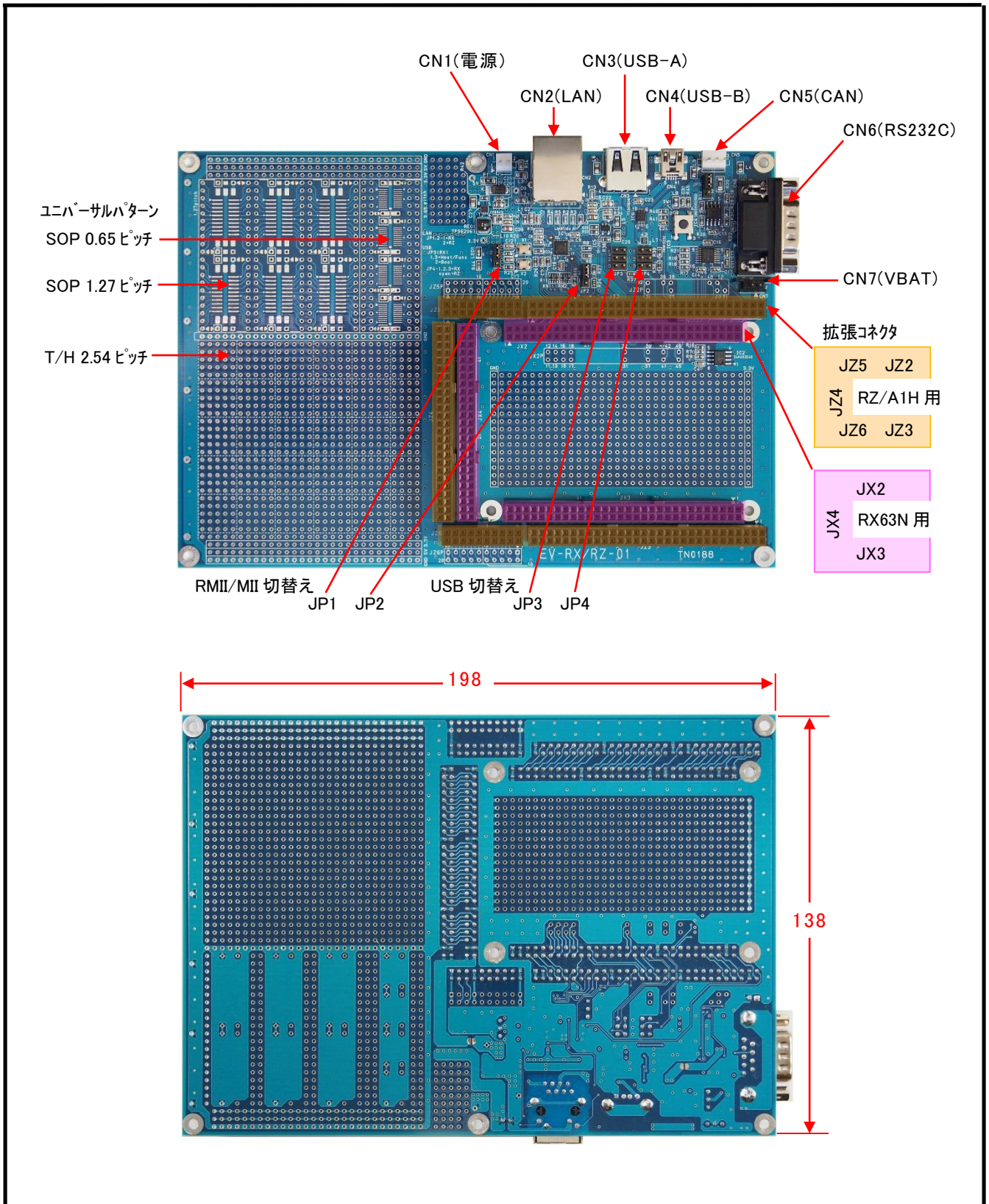
2.6. NMIスイッチ

- ・NMI 信号の入力用タクトイルスイッチを搭載しています。

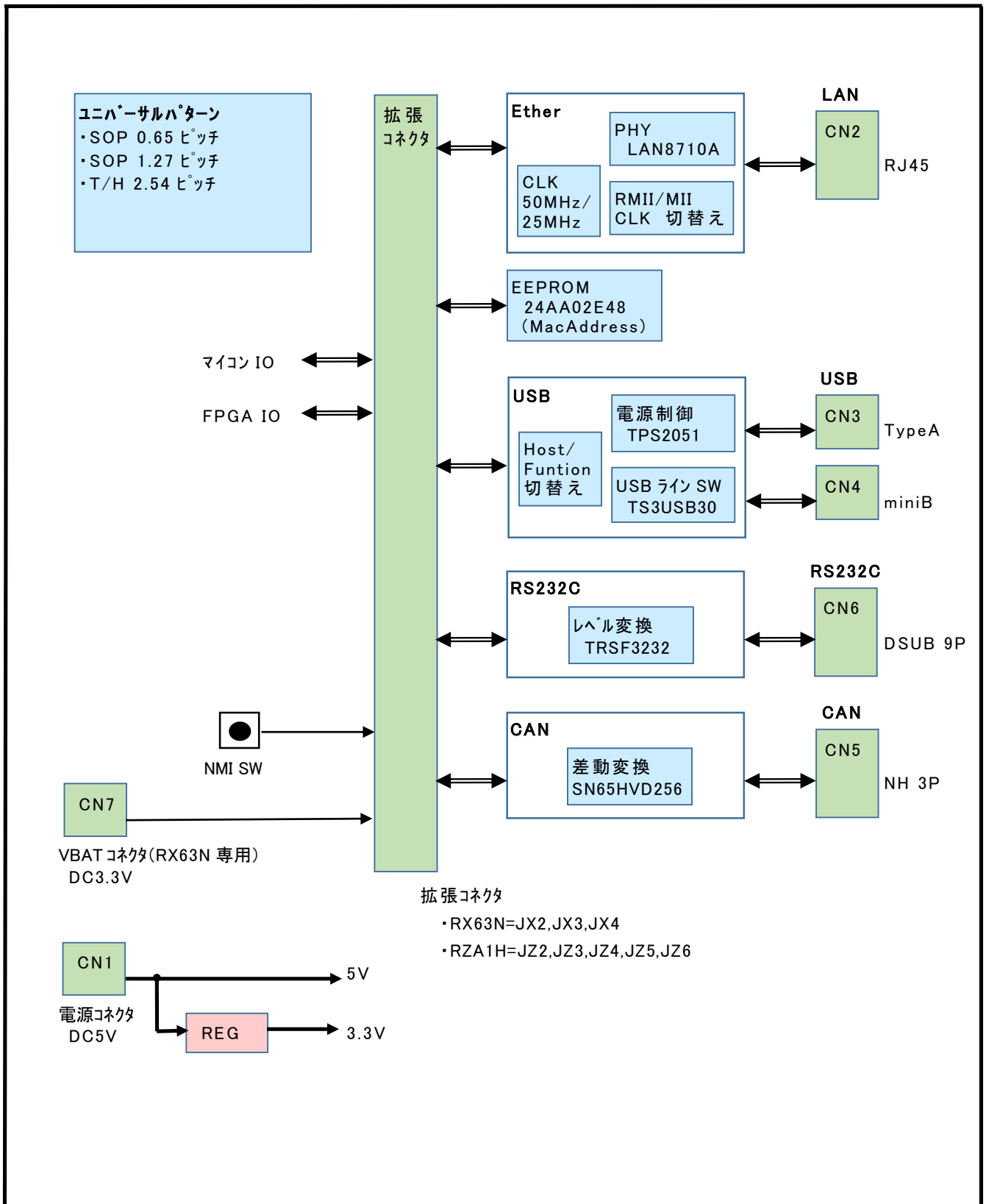
3. 仕様概要

機能	仕様
イーサネット	MCU 内蔵イーサネットコントローラを使用します。 10Mbps、100Mbps 転送に対応 PHY-LSI: LAN8710A (Microchip) MAC アドレス用 EEPROM: 24AA02E48 (Microchip)
USB	MCU 内蔵 USB コントローラを使用します。 HOST または FUNCTION は排他使用になります。
RS232C	MCU 内蔵 SCI を使用します。 RS232C ドライバ/レシーバ: TRSF3232 (TI) D-SUB 9 ピンコネクタ: XM2C-0942-132L (オムロン)
CAN	MCU 内蔵 CAN インタフェースを使用します。 CAN トランシーバ: SN65HVD256 (TI) NH3 ピンコネクタ: B3P-SHF-1AA (日圧)
スイッチ	NMI 用タクトイルスイッチ 1 個
LED	電源 LED 1 個
ユニバーサルパターン	2.54 ピッチスルーホール 1.27 ピッチ SOP パターン 0.65 ピッチ SOP パターン
電源	DC5V±5%
消費電流	電源電圧 5V : Typ 約 180mA (USB 未使用、MP-RZA1H/FPGA-01 のデバッグ用ファーム動作時)
使用条件	温度 0°C~60°C (結露なき事)
寸法	198 × 138mm

4. 外観図



5. ブロック図



6. I/O割付け

6.1. RZA1H MCU ボード(MP-RZA1H/FPGA-01)のI/O 割付け

本、評価ボード(EV-RX/RZ-01)を使用した場合の MP-RZA1H/FPGA-01 ボード上の MCU のI/O 割付けを以下に示します。

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
JP0_0		TDI									JTAG
JP0_1		TDO									JTAG
P0_0	MD_BOOT0										SW4-1
P0_1	MD_BOOT1										GND 固定
P0_2	MD_CLK										SW4-3
P0_3	MD_CLKS										SW4-4
P0_4		RTC_X3									SW1-1
P0_5		RTC_X4									SW1-4
P1_0		RIIC0SCL	DV0_DATA16	TCLKA	IRQ0	VIO_VD	DV0_VSYNC			CN2-37	
P1_1		RIIC0SDA	DV0_DATA17	TCLKC	IRQ1	VIO_HD	DV0_HSYNC			CN2-38	
P1_2		RIIC1SCL	DV0_DATA18	FRB	IRQ2			LCD1_EXTLCK			FPGA INT
P1_3		RIIC1SDA	DV0_DATA19	ET_COL	IRQ3	ADTRG				CN3-12	
P1_4		RIIC2SCL	DV0_CLK	CAN1RX	IRQ4			CAN_CLK		CN2-41	MAC アドレス
P1_5		RIIC2SDA	DV1_CLK	CAN4RX	IRQ5	VIO_CLK		LCD1_EXTLCK		CN2-42	MAC アドレス
P1_6		RIIC3SCL	DV1_VSYNC	IERxD	IRQ6	VIO_D12	DV0_DATA12			CN3-48	
P1_7		RIIC3SDA	DV1_HSYNC	RLIN30RX	IRQ7	VIO_D13	DV0_DATA13			CN3-47	
P1_8		AN0		IRQ2	DREQ0	VIO_D14	DV0_DATA14			CN3-10	
P1_9		AN1		IRQ3		VIO_D15	DV0_DATA15			CN3-9	
P1_10		AN2		IRQ4	TCLKB					CN3-8	
P1_11		AN3		IRQ5	TCLKD					CN3-7	
P1_12		AN4	DV0_VSYNC		VIO_FLD					CN3-4	
P1_13		AN5	DV0_HSYNC		WAIT					CN3-39	FPGAと兼用
P1_14		AN6			ET_COL					CN2-12	LAN
P1_15		AN7			AVB_CAPTURE					CN3-3	
P2_0		D16	ET_TXCLK	DV0_DATA0	SPBIO00_1	MLB_CLK	IRQ5	VIO_D0	LCD0_DATA16	CN2-25	LAN
P2_1		D17	ET_TXER	DV0_DATA1	SPBIO10_1	MLB_DAT	TIOC2A	VIO_D1	LCD0_DATA17	CN2-26	LAN
P2_2		D18	ET_TXEN	DV0_DATA2	SPBIO20_1	MLB_SIG	TIOC2B	VIO_D2	LCD0_DATA18	CN2-23	LAN
P2_3		D19	ET_CRS	DV0_DATA3	SPBIO30_1	IERxD	CTS1	VIO_D3	LCD0_DATA19	CN2-24	LAN
P2_4		D20	ET_TXD0	DV0_DATA4	SSISCK5	SPBCLK_1	SCK1	VIO_D4	LCD0_DATA20	CN2-27	LAN
P2_5		D21	ET_TXD1	DV0_DATA5	SSIWS5	SPBSSL_1	TxD1	VIO_D5	LCD0_DATA21	CN2-28	LAN
P2_6		D22	ET_TXD2	DV0_DATA6	SSIRxD5		RxD1	VIO_D6	LCD0_DATA22	CN2-29	LAN
P2_7		D23	ET_TXD3	DV0_DATA7	SSITxD5	IETxD	RTS1	VIO_D7	LCD0_DATA23	CN2-30	LAN
P2_8		D24	ET_RXD0	DV0_DATA8	SSISCK0	LCD0_TCON6	LCD1_DATA8	VIO_D8	RSPCK4	CN2-15	LAN
P2_9		D25	ET_RXD1	DV0_DATA9	SSIWS0	RLIN30RX	LCD1_DATA9	VIO_D9	SSL40	CN2-16	LAN
P2_10		D26	ET_RXD2	DV0_DATA10	SSIRxD0	RLIN30TX	LCD1_DATA10	VIO_D10	MOS4	CN2-17	LAN
P2_11		D27	ET_RXD3	DV0_DATA11	SSITxD0	TIOC1A	LCD1_DATA11	VIO_D11	MISO4	CN2-18	LAN
P2_12		D28	RSPCK0	DV0_DATA12	SPBIO01_0	CAN3RX	IRQ6	LCD1_DATA12	TIOC1B	CN2-46	CAN
P2_13		D29	SSL00	DV0_DATA13	SPBIO11_0	CAN3TX	SCK0	LCD1_DATA13	IRQ7	CN2-45	CAN
P2_14		D30	MOS0	DV0_DATA14	SPBIO21_0	CAN4RX	TxD0	LCD1_DATA14	IRQ0	CN2-47	CAN OE
P2_15		D31	MISO0	DV0_DATA15	SPBIO31_0	CAN_CLK	RxD0	LCD1_DATA15	IRQ1	CN2-36	USB1 OVC

- : MCU ボード内の固定機能
- : 評価ボード用に設定する機能
- : MCU ボード内で FPGA、LED を使用しない場合は任意に使用可能

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P3_0		LCD0_CLK	ET_TXCLK	IRQ2	SCK2	SCI_SCK1	TxD2	PWM2A	RSPCK3	CN5-9	
P3_1		LCD0_TCON0	ET_TXER	IRQ6	TxD2	SCI_TXD1	AUDIO_CLK	PWM2B	SSL30	CN6-10	
P3_2		LCD0_TCON1	ET_TXEN		RxD2	SCI_RXD1	TEND0	PWM2C	MOS3	CN6-9	
P3_3		LCD0_TCON2	ET_MDIO	IRQ4	BS	SCI_CTS1/RT	DACK0	PWM2D	MISO3	CN2-20	LAN
P3_4		LCD0_TCON3	ET_RXCLK	SSISCK1	AUDIO_XOUT2	SCI_SCK0	TIOC3A	SCK3		CN2-13	LAN
P3_5		LCD0_TCON4	ET_RXER	SSIWS1	AUDIO_XOUT3	SCI_TXD0	TIOC3B	TxD3		CN2-14	LAN
P3_6		LCD0_TCON5	ET_RXDV	SSIRxD1		SCI_RXD0	TIOC3C	RxD3		CN2-11	LAN
P3_7		LCD0_TCON6		SSITxD1	LCD1_EXTCLK	SCI_CTS0/	TIOC3D	CS1	WDTOVF	CN3-11	
P3_8		LCD0_DATA0		NAF0		TRACEDATA0	TIOC4A	SD_CD_1	MMC_CD	CN2-55	
P3_9		LCD0_DATA1		NAF1		TRACEDATA1	TIOC4B	SD_WP_1	IRQ6	CN2-54	
P3_10		LCD0_DATA2		NAF2		TRACEDATA2	TIOC4C	SD_D1_1	MMC_D1	CN2-53	
P3_11		LCD0_DATA3		NAF3		TRACEDATA3	TIOC4D	SD_D0_1	MMC_D0	CN2-52	
P3_12		LCD0_DATA4		NAF4				SD_CLK_1	MMC_CLK	CN2-51	
P3_13		LCD0_DATA5		NAF5	AUDIO_XOUT			SD_CMD_1	MMC_CMD	CN2-50	
P3_14		LCD0_DATA6		NAF6		TRACECLK		SD_D3_1	MMC_D3	CN2-49	
P3_15		LCD0_DATA7		NAF7		TRACECTL		SD_D2_1	MMC_D2	CN2-48	
P4_0		LCD0_DATA8	TIOC0A	FRE				RSPCK4	MMC_D4	CN2-10	
P4_1		LCD0_DATA9	TIOC0B	FCLE		SCK2		SSL40	MMC_D5	CN2-9	
P4_2		LCD0_DATA10	TIOC0C	FALE	CAN3RX	TxD2		MOS4	MMC_D6	CN2-8	
P4_3		LCD0_DATA11	TIOC0D	FWE	CAN3TX	RxD2		MISO4	MMC_D7	CN2-7	
P4_4		LCD0_DATA12	RSPCK1	TIOC4A	PWM2E	SSISCK0		DV0_DATA12		CN2-6	
P4_5		LCD0_DATA13	SSL10	TIOC4B	PWM2F	SSIWS0		DV0_DATA13		CN2-5	
P4_6		LCD0_DATA14	MOS11	TIOC4C	PWM2G	SSIRxD0		DV0_DATA14		CN5-17	
P4_7		LCD0_DATA15	MISO1	TIOC4D	PWM2H	SSITxD0		DV0_DATA15		CN5-16	
P4_8		LCD0_DATA16	LCD1_TCON3	SD_CD_0	MMC_CD	SSISCK5	CAN2TX	SCK0	IRQ0	CN5-11	
P4_9		LCD0_DATA17	LCD1_TCON4	SD_WP_0		SSIWS5	CAN2RX	TxD0	IRQ1	CN5-12	
P4_10		LCD0_DATA18	LCD1_TCON5	SD_D1_0	MMC_D1	SSIRxD5		RxD0	IRQ2	CN5-10	MCUボード上の LED1と兼用
P4_11		LCD0_DATA19	LCD1_TCON6	SD_D0_0	MMC_D0	SSITxD5	CAN4TX	SCK1	IRQ3	CN5-15	MCUボード上の LED2と兼用
P4_12		LCD0_DATA20	LCD1_CLK	SD_CLK_0	MMC_CLK	SPBIO01_1	SSISCK3	TxD1	IRQ4	CN5-14	MCUボード上の LED3と兼用
P4_13		LCD0_DATA21	LCD1_TCON0	SD_CMD_0	MMC_CMD	SPBIO11_1	SSIWS3	RxD1	IRQ5	CN5-13	MCUボード上の LED4と兼用
P4_14		LCD0_DATA22	LCD1_TCON1	SD_D3_0	MMC_D3	SPBIO21_1	SSIRxD3	TxD2	IRQ6	CN2-43	RS232C
P4_15		LCD0_DATA23	LCD1_TCON2	SD_D2_0	MMC_D2	SPBIO31_1	SSITxD3	RxD2	IRQ7	CN2-44	RS232C
P5_0		TXCLKOUTP	LCD1_DATA0	LCD0_DATA16	DV1_DATA0	TxD4	TIOC0A		RSPCK3	CN6-18	
P5_1		TXCLKOUTM	LCD1_DATA1	LCD0_DATA17	DV1_DATA1	RxD4	TIOC0B		SSL30	CN6-17	
P5_2		TXOUT2P	LCD1_DATA2	LCD0_DATA18	DV1_DATA2	SCK3	TIOC1B		MOS3	CN6-16	
P5_3		TXOUT2M	LCD1_DATA3	LCD0_DATA19	DV1_DATA3	TxD3	TIOC3C		MISO3	CN6-15	
P5_4		TXOUT1P	LCD1_DATA4	LCD0_DATA20	DV1_DATA4	RxD3	TIOC3D		DV0_DATA12	CN6-14	
P5_5		TXOUT1M	LCD1_DATA5	LCD0_DATA21	DV1_DATA5	AUDIO_XOUT	TIOC0C	FCE	DV0_DATA13	CN6-13	
P5_6		TXOUT0P	LCD1_DATA6	LCD0_DATA22	DV1_DATA6	TxD6	IRQ6	SPDIF_IN	DV0_DATA14	CN6-12	
P5_7		TXOUT0M	LCD1_DATA7	LCD0_DATA23	DV1_DATA7	RxD6	TIOC0D	SPDIF_OUT	DV0_DATA15	CN6-11	
P5_8		LCD0_EXTCLK	IRQ0	DV1_CLK		DV0_CLK	CS2				FPGA CS
P5_9		WE2/DQMUL	ET_MDC	DV0_VSYNC	IRQ2	CAN1RX	IERxD	LCD1_DATA16		CN2-19	LAN
P5_10		WE3/DQMUU/ AH		DV0_HSYNC		CAN1TX	IETxD	LCD1_DATA17		CN2-32	USB1 VBUSEN


- : MCU ボード内の固定機能
- : 評価ボード用に設定する機能
- : MCU ボード内で FPGA、LED を使用しない場合は任意に使用可能

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P6_0		D0	LCD1_DATA8	RLIN30RX	DV0_CLK	TIOC1A	IRQ5	RxD3	DV0_DATA16	CN6-8	FPGAと兼用
P6_1		D1	LCD1_DATA9	RLIN30TX	IRQ4	TIOC1B	SSIDATA4	TxD3	DV0_DATA17	CN6-7	FPGAと兼用
P6_2		D2	LCD1_DATA10	RLIN31RX	IRQ7	TCLKA	TIOC2A	RxD2	DV0_DATA18	CN6-6	FPGAと兼用
P6_3		D3	LCD1_DATA11	RLIN31TX	IRQ2	CTS5	TIOC2B	TxD2	DV0_DATA19	CN6-5	FPGAと兼用
P6_4		D4	LCD1_DATA12	CAN2RX	IRQ3	RTS5		RSPCK1	DV0_DATA20	CN6-4	FPGAと兼用
P6_5		D5	LCD1_DATA13	CAN2TX		SCK5		SSL10	DV0_DATA21	CN6-3	FPGAと兼用
P6_6		D6	LCD1_DATA14		LCD0_TCON5	TxD5		MOSI1	DV0_DATA22	CN3-58	FPGAと兼用
P6_7		D7	LCD1_DATA15		LCD0_TCON6	RxD5		MISO1	DV0_DATA23	CN3-57	FPGAと兼用
P6_8		D8	DV0_DATA12		CAN_CLK	SCK0	LCD0_DATA0		IRQ0	CN3-56	FPGAと兼用
P6_9		D9	DV0_DATA13			TxD0	LCD0_DATA1		IRQ1	CN3-55	FPGAと兼用
P6_10		D10	DV0_DATA14		LCD0_TCON5	RxD0	LCD0_DATA2		IRQ2	CN3-54	FPGAと兼用
P6_11		D11	DV0_DATA15		LCD0_TCON6	SCK1	LCD0_DATA3		IRQ3	CN3-53	FPGAと兼用
P6_12		D12	DV0_DATA20			TxD1	LCD0_DATA4		IRQ4	CN3-52	FPGAと兼用
P6_13		D13	DV0_DATA21		SCK6	RxD1	LCD0_DATA5		IRQ5	CN3-51	FPGAと兼用
P6_14		D14	DV0_DATA22		TxD6		LCD0_DATA6		IRQ6	CN3-50	FPGAと兼用
P6_15		D15	DV0_DATA23		RxD6		LCD0_DATA7		IRQ7	CN3-49	FPGAと兼用
P7_0	MD_BOOT2	CS0	DV0_DATA16	ET_MDC	SCK4	RLIN30TX		TIOC0A			'H' 固定
P7_1		CS3	DV0_DATA17	ET_TXCLK	TxD4	DV0_CLK	SSISCK1	TIOC0B		CN3-46	FPGAと兼用
P7_2		RAS	DV0_DATA18	ET_TXER	RxD4	CAN2RX	SSIWS1	TIOC0C			SW1-2
P7_3		CAS	DV0_DATA19	ET_TXEN	SCK7	CAN2TX	SSIRxD1	TIOC0D			SW1-3
P7_4		CKE	DV0_DATA20	ET_TXD0	TxD7		SSITxD1	TIOC1A			FPGAポート完
P7_5		RD/WR	DV0_DATA21	ET_TXD1	RxD7		SSISCK2	TIOC1B		CN3-45	FPGAと兼用
P7_6		WE0/DQMLL	DV0_DATA22	ET_TXD2	CTS7		SSIWS2	TIOC2A		CN3-40	FPGAと兼用
P7_7		WE1/DQMLU	DV0_DATA23	ET_TXD3	RTS7		SSIDATA2	TIOC2B		CN3-38	FPGAと兼用
P7_8		RD	SSISCK3		CAN0RX			TIOC3A	IRQ1	CN3-44	FPGAと兼用
P7_9		A1	SSIWS3	ET_RXD0	CAN0TX			TIOC3B	IRQ0	CN3-37	FPGAと兼用
P7_10		A2	SSIRxD3	ET_RXD1	CAN1TX			TIOC3C	IRQ2	CN3-36	FPGAと兼用
P7_11		A3	SSITxD3	ET_RXD2	CAN1RX			TIOC3D	IRQ3	CN3-35	FPGAと兼用
P7_12		A4	SSISCK4	ET_RXD3				TIOC4A	IRQ4	CN3-34	FPGAと兼用
P7_13		A5	SSIWS4	ET_MDIO				TIOC4B	IRQ5	CN3-33	FPGAと兼用
P7_14		A6	SSIDATA4	ET_CRS				TIOC4C	IRQ6	CN3-32	FPGAと兼用
P7_15		A7	RSPCK0	ET_RXCLK	CTS5	SCI_TXD0		TIOC4D		CN3-31	FPGAと兼用
P8_0		A8	SSL00	ET_RXER	SCK5	SCI_SCK0				CN3-30	FPGAと兼用
P8_1		A9	MOSI0	ET_RXDV	TxD5	SCI_RXD0				CN3-29	FPGAと兼用
P8_2		A10	MISO0	AVB_GPTP _EXTERN	RxD5	IRQ0				CN3-28	FPGAと兼用
P8_3		A11	DV1_DATA0	RSPCK2	RTS5		IRQ1	SCK2		CN3-27	FPGAと兼用
P8_4		A12	DV1_DATA1	SSL20			IERxD	RxD2		CN3-26	FPGAと兼用
P8_5		A13	DV1_DATA2	MOSI2						CN3-25	FPGAと兼用
P8_6		A14	DV1_DATA3	MISO2			IETxD	TxD2		CN3-22	FPGAと兼用
P8_7		A15	DV1_DATA4	AUDIO_XOUT	IRQ5	ET_COL				CN3-21	FPGAと兼用
P8_8		A16	DV1_DATA5	SPBIO00_1	SPDIF_IN	TIOC1A	PWM1A	TxD3	SSISCK5	CN3-16	
P8_9		A17	DV1_DATA6	SPBIO10_1	SPDIF_OUT	TIOC1B	PWM1B	RxD3	SSIWS5	CN3-15	
P8_10		A18	DV1_DATA7	SPBIO20_1	TIOC3A	CAN4TX	PWM1C	SGOUT_0	SSITxD5	CN3-18	
P8_11		A19		SPBIO30_1	TIOC3B	RxD5	PWM1D	SGOUT_1	DV0_CLK	CN3-17	
P8_12		A20		SPBCLK_1	TIOC3C	SCK5	PWM1E	SGOUT_2	SSISCK4	CN3-14	
P8_13		A21		SPBSSL_1	TIOC3D	TxD5	PWM1F	SGOUT_3	SSIWS4	CN3-13	
P8_14		A22	SPBIO01_0	SPBIO00_1	TIOC2A	RSPCK2	PWM1G	TxD4	SSIDATA4		FRAM
P8_15		A23	SPBIO11_0	SPBIO10_1	TIOC2B	SSL20	PWM1H	RxD4			FRAM

: MCU ボード内の固定機能

: MCU ボード内で FPGA、LED を使用しない場合は任意に使用可能

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P9_0		A24	SPBIO21.0	CAN0TX	TCLKC	MOSI2					FRAM
P9_1		A25	SPBIO31.0	CAN0RX	IRQ0	MISO2					FRAM
P9_2		LCD1_DATA18	SPBCLK_0	RLIN30TX	SCK1	A0					FlashROM
P9_3		LCD1_DATA19	SPBSSL_0		TxD1						FlashROM
P9_4		LCD1_DATA20	SPBIO00.0		RxD1						FlashROM
P9_5		LCD1_DATA21	SPBIO10.0	SSISCK2	CTS1	CS4					FlashROM
P9_6		LCD1_DATA22	SPBIO20.0	SSIWS2	RTS1	CS5					FlashROM
P9_7		LCD1_DATA23	SPBIO30.0	SSIDATA2	TIOC1A						FlashROM

 : MCU ボード内の固定機能

6.2. RZA1H 単体 MCU ボード (MP-RZA1H-01) の I/O 割付け


本、評価ボード (EV-RX/RZ-01) を使用した場合の MP-RZA1H-01 ボード上の MCU の I/O 割付けを以下に示します。


ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
JP0_0		TDI									JTAG
JP0_1		TDO									JTAG
P0_0	MD_BOOT0										SW4-1
P0_1	MD_BOOT1										GND 固定
P0_2	MD_CLK										SW4-3
P0_3	MD_CLKS										SW4-4
P0_4		RTC_X3									SW1-1
P0_5		RTC_X4									SW1-4
P1_0		RIIC0SCL	DV0_DATA16	TCLKA	IRQ0	VIO_VD	DV0_VSYNC			CN2-37	
P1_1		RIIC0SDA	DV0_DATA17	TCLKC	IRQ1	VIO_HD	DV0_HSYNC			CN2-38	
P1_2		RIIC1SCL	DV0_DATA18	FRB	IRQ2			LCD1_EXTCCLK			
P1_3		RIIC1SDA	DV0_DATA19	ET_COL	IRQ3	ADTRG				CN3-12	
P1_4		RIIC2SCL	DV0_CLK	CAN1RX	IRQ4			CAN_CLK		CN2-41	MAC アドレス
P1_5		RIIC2SDA	DV1_CLK	CAN4RX	IRQ5	VIO_CLK		LCD1_EXTCCLK		CN2-42	MAC アドレス
P1_6		RIIC3SCL	DV1_VSYNC	IERxD	IRQ6	VIO_D12	DV0_DATA12			CN3-48	
P1_7		RIIC3SDA	DV1_HSYNC	RLIN30RX	IRQ7	VIO_D13	DV0_DATA13			CN3-47	
P1_8		AN0		IRQ2	DREQ0	VIO_D14	DV0_DATA14			CN3-10	
P1_9		AN1		IRQ3		VIO_D15	DV0_DATA15			CN3-9	
P1_10		AN2		IRQ4	TCLKB					CN3-8	
P1_11		AN3		IRQ5	TCLKD					CN3-7	
P1_12		AN4	DV0_VSYNC		VIO_FLD					CN3-4	
P1_13		AN5	DV0_HSYNC		WAIT					CN3-39	
P1_14		AN6			ET_COL					CN2-12	LAN
P1_15		AN7			AVB_CAPTURE					CN3-3	
P2_0		D16	ET_TXCLK	DV0_DATA0	SPBIO00_1	MLB_CLK	IRQ5	VIO_D0	LCD0_DATA16	CN2-25	LAN
P2_1		D17	ET_TXER	DV0_DATA1	SPBIO10_1	MLB_DAT	TIOC2A	VIO_D1	LCD0_DATA17	CN2-26	LAN
P2_2		D18	ET_TXEN	DV0_DATA2	SPBIO20_1	MLB_SIG	TIOC2B	VIO_D2	LCD0_DATA18	CN2-23	LAN
P2_3		D19	ET_CRS	DV0_DATA3	SPBIO30_1	IERxD	CTS1	VIO_D3	LCD0_DATA19	CN2-24	LAN
P2_4		D20	ET_TXD0	DV0_DATA4	SSISCK5	SPBCLK_1	SCK1	VIO_D4	LCD0_DATA20	CN2-27	LAN
P2_5		D21	ET_TXD1	DV0_DATA5	SSIWS5	SPBSSL_1	TxD1	VIO_D5	LCD0_DATA21	CN2-28	LAN
P2_6		D22	ET_TXD2	DV0_DATA6	SSIRxD5		RxD1	VIO_D6	LCD0_DATA22	CN2-29	LAN
P2_7		D23	ET_TXD3	DV0_DATA7	SSITxD5	IETxD	RTS1	VIO_D7	LCD0_DATA23	CN2-30	LAN
P2_8		D24	ET_RXD0	DV0_DATA8	SSISCK0	LCD0_TCON6	LCD1_DATA8	VIO_D8	RSPCK4	CN2-15	LAN
P2_9		D25	ET_RXD1	DV0_DATA9	SSIWS0	RLIN30RX	LCD1_DATA9	VIO_D9	SSL40	CN2-16	LAN
P2_10		D26	ET_RXD2	DV0_DATA10	SSIRxD0	RLIN30TX	LCD1_DATA10	VIO_D10	MOS#	CN2-17	LAN
P2_11		D27	ET_RXD3	DV0_DATA11	SSITxD0	TIOC1A	LCD1_DATA11	VIO_D11	MISO4	CN2-18	LAN
P2_12		D28	RSPCK0	DV0_DATA12	SPBIO01_0	CAN3RX	IRQ6	LCD1_DATA12	TIOC1B	CN2-46	CAN
P2_13		D29	SSL00	DV0_DATA13	SPBIO11_0	CAN3TX	SCK0	LCD1_DATA13	IRQ7	CN2-45	CAN
P2_14		D30	MOS#	DV0_DATA14	SPBIO21_0	CAN4RX	TxD0	LCD1_DATA14	IRQ0	CN2-47	CAN OE
P2_15		D31	MISO0	DV0_DATA15	SPBIO31_0	CAN_CLK	RxD0	LCD1_DATA15	IRQ1	CN2-36	USB1 OVC

: MCU ボード内の固定機能

: 評価ボード用に設定する機能

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P3_0		LCD0_CLK	ET_TXCLK	IRQ2	SCK2	SCL_SCK1	TxD2	PWM2A	RSPCK3	CN5-9	
P3_1		LCD0_TCON0	ET_TXER	IRQ6	TxD2	SCL_TXD1	AUDIO_CLK	PWM2B	SSL30	CN6-10	
P3_2		LCD0_TCON1	ET_TXEN		RxD2	SCL_RXD1	TEND0	PWM2C	MOS3	CN6-9	
P3_3		LCD0_TCON2	ET_MDIO	IRQ4	BS	SCL_CTS1/RT	DACK0	PWM2D	MISO3	CN2-20	LAN
P3_4		LCD0_TCON3	ET_RXCLK	SSISCK1	AUDIO_XOUT2	SCL_SCK0	TIOC3A	SCK3		CN2-13	LAN
P3_5		LCD0_TCON4	ET_RXER	SSIWS1	AUDIO_XOUT3	SCL_TXD0	TIOC3B	TxD3		CN2-14	LAN
P3_6		LCD0_TCON5	ET_RXDV	SSIRxD1		SCL_RXD0	TIOC3C	RxD3		CN2-11	LAN
P3_7		LCD0_TCON6		SSITxD1	LCD1_EXTCLK	SCL_CTS0/	TIOC3D	CS1	WDTOVF	CN3-11	
P3_8		LCD0_DATA0		NAF0		TRACEDATA0	TIOC4A	SD_CD_1	MMC_CD	CN2-55	
P3_9		LCD0_DATA1		NAF1		TRACEDATA1	TIOC4B	SD_WP_1	IRQ6	CN2-54	
P3_10		LCD0_DATA2		NAF2		TRACEDATA2	TIOC4C	SD_D1_1	MMC_D1	CN2-53	
P3_11		LCD0_DATA3		NAF3		TRACEDATA3	TIOC4D	SD_D0_1	MMC_D0	CN2-52	
P3_12		LCD0_DATA4		NAF4				SD_CLK_1	MMC_CLK	CN2-51	
P3_13		LCD0_DATA5		NAF5	AUDIO_XOUT			SD_CMD_1	MMC_CMD	CN2-50	
P3_14		LCD0_DATA6		NAF6		TRACECLK		SD_D3_1	MMC_D3	CN2-49	
P3_15		LCD0_DATA7		NAF7		TRACECTL		SD_D2_1	MMC_D2	CN2-48	
P4_0		LCD0_DATA8	TIOC0A	FRE				RSPCK4	MMC_D4	CN2-10	
P4_1		LCD0_DATA9	TIOC0B	FCLE		SCK2		SSL40	MMC_D5	CN2-9	
P4_2		LCD0_DATA10	TIOC0C	FALE	CAN3RX	TxD2		MOS4	MMC_D6	CN2-8	
P4_3		LCD0_DATA11	TIOC0D	FWE	CAN3TX	RxD2		MISO4	MMC_D7	CN2-7	
P4_4		LCD0_DATA12	RSPCK1	TIOC4A	PWM2E	SSISCK0		DV0_DATA12		CN2-6	
P4_5		LCD0_DATA13	SSL10	TIOC4B	PWM2F	SSIWS0		DV0_DATA13		CN2-5	
P4_6		LCD0_DATA14	MOS11	TIOC4C	PWM2G	SSIRxD0		DV0_DATA14		CN5-17	
P4_7		LCD0_DATA15	MISO1	TIOC4D	PWM2H	SSITxD0		DV0_DATA15		CN5-16	
P4_8		LCD0_DATA16	LCD1_TCON3	SD_CD_0	MMC_CD	SSISCK5	CAN2TX	SCK0	IRQ0	CN5-11	
P4_9		LCD0_DATA17	LCD1_TCON4	SD_WP_0		SSIWS5	CAN2RX	TxD0	IRQ1	CN5-12	
P4_10		LCD0_DATA18	LCD1_TCON5	SD_D1_0	MMC_D1	SSIRxD5		RxD0	IRQ2	CN5-10	LED1
P4_11		LCD0_DATA19	LCD1_TCON6	SD_D0_0	MMC_D0	SSITxD5	CAN4TX	SCK1	IRQ3	CN5-15	LED2
P4_12		LCD0_DATA20	LCD1_CLK	SD_CLK_0	MMC_CLK	SPBIO01_1	SSISCK3	TxD1	IRQ4	CN5-14	LED3
P4_13		LCD0_DATA21	LCD1_TCON0	SD_CMD_0	MMC_CMD	SPBIO11_1	SSIWS3	RxD1	IRQ5	CN5-13	LED4
P4_14		LCD0_DATA22	LCD1_TCON1	SD_D3_0	MMC_D3	SPBIO21_1	SSIRxD3	TxD2	IRQ6	CN2-43	RS232C
P4_15		LCD0_DATA23	LCD1_TCON2	SD_D2_0	MMC_D2	SPBIO31_1	SSITxD3	RxD2	IRQ7	CN2-44	RS232C
P5_0		TXCLKOUTP	LCD1_DATA0	LCD0_DATA16	DV1_DATA0	TxD4	TIOC0A		RSPCK3	CN6-18	
P5_1		TXCLKOUTM	LCD1_DATA1	LCD0_DATA17	DV1_DATA1	RxD4	TIOC0B		SSL30	CN6-17	
P5_2		TXOUT2P	LCD1_DATA2	LCD0_DATA18	DV1_DATA2	SCK3	TIOC1B		MOS3	CN6-16	
P5_3		TXOUT2M	LCD1_DATA3	LCD0_DATA19	DV1_DATA3	TxD3	TIOC3C		MISO3	CN6-15	
P5_4		TXOUT1P	LCD1_DATA4	LCD0_DATA20	DV1_DATA4	RxD3	TIOC3D		DV0_DATA12	CN6-14	
P5_5		TXOUT1M	LCD1_DATA5	LCD0_DATA21	DV1_DATA5	AUDIO_XOUT	TIOC0C	FCE	DV0_DATA13	CN6-13	
P5_6		TXOUT0P	LCD1_DATA6	LCD0_DATA22	DV1_DATA6	TxD6	IRQ6	SPDIF_IN	DV0_DATA14	CN6-12	
P5_7		TXOUT0M	LCD1_DATA7	LCD0_DATA23	DV1_DATA7	RxD6	TIOC0D	SPDIF_OUT	DV0_DATA15	CN6-11	
P5_8		LCD0_EXTCLK	IRQ0	DV1_CLK		DV0_CLK	CS2				
P5_9		WE2/DQMUL	ET_MDC	DV0_VSYNC	IRQ2	CAN1RX	IETxD	LCD1_DATA16		CN2-19	LAN
P5_10		WE3/DQMUU/AH		DV0_HSYNC		CAN1TX	IETxD	LCD1_DATA17		CN2-32	USB1 VBUSEN


 : MCU ボード内の固定機能

 : 評価ボード用に設定する機能

ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P6_0		D0	LCD1_DATA8	RLIN30RX	DV0_CLK	TIOC1A	IRQ5	RxD3	DV0_DATA16	CN6-8	
P6_1		D1	LCD1_DATA9	RLIN30TX	IRQ4	TIOC1B	SSIDATA4	TxD3	DV0_DATA17	CN6-7	
P6_2		D2	LCD1_DATA10	RLIN31RX	IRQ7	TCLKA	TIOC2A	RxD2	DV0_DATA18	CN6-6	
P6_3		D3	LCD1_DATA11	RLIN31TX	IRQ2	CTS5	TIOC2B	TxD2	DV0_DATA19	CN6-5	
P6_4		D4	LCD1_DATA12	CAN2RX	IRQ3	RTS5		RSPCK1	DV0_DATA20	CN6-4	
P6_5		D5	LCD1_DATA13	CAN2TX		SCK5		SSL10	DV0_DATA21	CN6-3	
P6_6		D6	LCD1_DATA14		LCD0_TCON5	TxD5		MOSI1	DV0_DATA22	CN3-58	
P6_7		D7	LCD1_DATA15		LCD0_TCON6	RxD5		MISO1	DV0_DATA23	CN3-57	
P6_8		D8	DV0_DATA12		CAN_CLK	SCK0	LCD0_DATA0		IRQ0	CN3-56	
P6_9		D9	DV0_DATA13			TxD0	LCD0_DATA1		IRQ1	CN3-55	
P6_10		D10	DV0_DATA14		LCD0_TCON5	RxD0	LCD0_DATA2		IRQ2	CN3-54	
P6_11		D11	DV0_DATA15		LCD0_TCON6	SCK1	LCD0_DATA3		IRQ3	CN3-53	
P6_12		D12	DV0_DATA20			TxD1	LCD0_DATA4		IRQ4	CN3-52	
P6_13		D13	DV0_DATA21		SCK6	RxD1	LCD0_DATA5		IRQ5	CN3-51	
P6_14		D14	DV0_DATA22		TxD6		LCD0_DATA6		IRQ6	CN3-50	
P6_15		D15	DV0_DATA23		RxD6		LCD0_DATA7		IRQ7	CN3-49	
P7_0	MD_BOOT2	CS0	DV0_DATA16	ET_MDC	SCK4	RLIN30TX		TIOC0A			'H' 固定
P7_1		CS3	DV0_DATA17	ET_TXCLK	TxD4	DV0_CLK	SSISCK1	TIOC0B		CN3-46	
P7_2		RAS	DV0_DATA18	ET_TXER	RxD4	CAN2RX	SSIWS1	TIOC0C			SW1-2
P7_3		CAS	DV0_DATA19	ET_TXEN	SCK7	CAN2TX	SSIRxD1	TIOC0D			SW1-3
P7_4		CKE	DV0_DATA20	ET_TXD0	TxD7		SSITxD1	TIOC1A			FPGA 0-7 完
P7_5		RD/WR	DV0_DATA21	ET_TXD1	RxD7		SSISCK2	TIOC1B		CN3-45	
P7_6		WE0/DQMLL	DV0_DATA22	ET_TXD2	CTS7		SSIWS2	TIOC2A		CN3-40	
P7_7		WE1/DQMLU	DV0_DATA23	ET_TXD3	RTS7		SSIDATA2	TIOC2B		CN3-38	
P7_8		RD	SSISCK3		CAN0RX			TIOC3A	IRQ1	CN3-44	
P7_9		A1	SSIWS3	ET_RXD0	CAN0TX			TIOC3B	IRQ0	CN3-37	
P7_10		A2	SSIRxD3	ET_RXD1	CAN1TX			TIOC3C	IRQ2	CN3-36	
P7_11		A3	SSITxD3	ET_RXD2	CAN1RX			TIOC3D	IRQ3	CN3-35	
P7_12		A4	SSISCK4	ET_RXD3				TIOC4A	IRQ4	CN3-34	
P7_13		A5	SSIWS4	ET_MDIO				TIOC4B	IRQ5	CN3-33	
P7_14		A6	SSIDATA4	ET_CRS				TIOC4C	IRQ6	CN3-32	
P7_15		A7	RSPCK0	ET_RXCLK	CTS5	SCI_TXD0		TIOC4D		CN3-31	
P8_0		A8	SSL00	ET_RXER	SCK5	SCI_SCK0				CN3-30	
P8_1		A9	MOSI0	ET_RXDV	TxD5	SCI_RXD0				CN3-29	
P8_2		A10	MISO0	AVB_GPTP _EXTERN	RxD5	IRQ0				CN3-28	
P8_3		A11	DV1_DATA0	RSPCK2	RTS5		IRQ1	SCK2		CN3-27	
P8_4		A12	DV1_DATA1	SSL20			IERxD	RxD2		CN3-26	
P8_5		A13	DV1_DATA2	MOSI2						CN3-25	
P8_6		A14	DV1_DATA3	MISO2			IETxD	TxD2		CN3-22	
P8_7		A15	DV1_DATA4	AUDIO_XOUT	IRQ5	ET_COL				CN3-21	
P8_8		A16	DV1_DATA5	SPBIO00_1	SPDIF_IN	TIOC1A	PWM1A	TxD3	SSISCK5	CN3-16	
P8_9		A17	DV1_DATA6	SPBIO10_1	SPDIF_OUT	TIOC1B	PWM1B	RxD3	SSIWS5	CN3-15	
P8_10		A18	DV1_DATA7	SPBIO20_1	TIOC3A	CAN4TX	PWM1C	SGOUT_0	SSITxD5	CN3-18	
P8_11		A19		SPBIO30_1	TIOC3B	RxD5	PWM1D	SGOUT_1	DV0_CLK	CN3-17	
P8_12		A20		SPBCLK_1	TIOC3C	SCK5	PWM1E	SGOUT_2	SSISCK4	CN3-14	
P8_13		A21		SPBSSL_1	TIOC3D	TxD5	PWM1F	SGOUT_3	SSIWS4	CN3-13	
P8_14		A22	SPBIO01_0	SPBIO00_1	TIOC2A	RSPCK2	PWM1G	TxD4	SSIDATA4		FRAM
P8_15		A23	SPBIO11_0	SPBIO10_1	TIOC2B	SSL20	PWM1H	RxD4			FRAM

： MCU ボード内の固定機能


ポート/ 専用機能	モード 機能	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6	機能 7	機能 8	拡張 コネクタ	備考
P9_0		A24	SPBIO21.0	CAN0TX	TCLKC	MOSI2					FRAM
P9_1		A25	SPBIO31.0	CAN0RX	IRQ0	MISO2					FRAM
P9_2		LCD1_DATA18	SPBCLK_0	RLIN30TX	SCK1	A0					FlashROM
P9_3		LCD1_DATA19	SPBSSL_0		TxD1						FlashROM
P9_4		LCD1_DATA20	SPBIO00.0		RxD1						FlashROM
P9_5		LCD1_DATA21	SPBIO10.0	SSISCK2	CTS1	CS4					FlashROM
P9_6		LCD1_DATA22	SPBIO20.0	SSIWS2	RTS1	CS5					FlashROM
P9_7		LCD1_DATA23	SPBIO30.0	SSIDATA2	TIOC1A						FlashROM


 : MCU ボード内の固定機能

6.3. RX63N MCU ボード (MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01) の I/O 割付け


本、評価ボード (EV-RX/RZ-01) を使用した場合の MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01 ボード上の MCU の I/O 割付けを以下に示します。


電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SCLc, SCLd, RSPi, RIIC, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
	P00		TMR0	TXD6/SMOSI6/ SSDA6	IRQ8	AN018	CN3-8	
	P01		TMCIO	RXD6/SMISO6/ SSCL6	IRQ9	AN019	CN3-9	
	P02		TMCII	SCK6	IRQ10	AN020	CN3-10	
	P03				IRQ11	DA0	CN3-3	
	P05				IRQ13	DA1	CN3-4	
	P07				IRQ15	ADTRG0#	CN3-7	
	P12		TMCII	RXD2/SMISO2/ SSCL2 SCL0[FM+]	IRQ2		CN2-43	MAC アドレス
	P13		MTIOC0B/ TIOCA5/TMO3/ PO13	TXD2/SMOSI2/ SSDA2/ SDA0[FM+]	IRQ3	ADTRG#	CN2-44	MAC アドレス
	P14		MTIOC3A/ MTCLKA/ TIOCB5/TCLKA/ TMR12/PO15	CTS1#/RTS1#/ SS1#/CTX1/ USB0_DPUPE/ USB0_OVRCURA	IRQ4		CN2-38	USB0
	P15		MTIOC0B/ MTCLKB/ TIOCB2/TCLKB/ TMCII/PO13	RXD1/SCK3/ SMISO1/SSCL1/ CRX1-DS	IRQ5		CN2-45	
	P16		MTIOC3C/ MTIOC3D/ TIOCB1/TCLKC/ TMO2/PO14/ RTCOUT	TXD1/RXD3/ SMOSI1/SMISO3/ SSDA1/SSCL3/ MOSIA/SCL2-DS/ IERXD/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB	IRQ6	ADTRG0#	CN2-36	USB0
	P17		MTIOC3A/ MTIOC3B/ TIOCB0/TCLKD/ TMO1/PO15/ POE8#	SCK1/TXD3/ SMOSI3/SSDA3/ MISOA/SDA2-DS/ IETXD	IRQ7	ADTRG#		FRAM
	P20		MTIOC1A/ TIOCB3/TMR10/ PO0	TXD0/SMOSI0/ SSDA0/SDA1/ USB0_ID	IRQ8		CN2-47	RS232C
	P21		MTIOC1B/ TIOCA3/TMCIO/ PO1	RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN	IRQ9		CN2-48	RS232C
	P22	EDREQ0	MTIOC3B/ MTCLKC/ TIOCC3/TMO0/ PO2	SCK0/ USB0_DRPD			CN2-41	USB0
	P23	EDACK0	MTIOC3D/ MTCLKD/ TIOCD3/PO3	TXD3/CTS0#/ RTS0#/SMOSI3/ SS0#/SSDA3/ USB0_DPUPE			CN2-37	USB0
	P24	CS4#/ EDREQ1	MTIOC4A/ MTCLKA/ TIOCB4/TMR11/ PO4	SCK3/ USB0_VBUSEN			CN2-34	USB0
	P25	CS5#/ EDACK1	MTIOC4C/ MTCLKB/ TIOCA4/PO5	RXD3/SMISO3/ SSCL3/ USB0_DPRPD		ADTRG0#	CN2-42	USB0
TDO	P26	CS6#	MTIOC2A/TMO1/ PO6	TXD1/CTS3#/ RTS3#/SMOSI1/ SS3#/SSDA1/ MOSIB				JTAG
TDK/FINEC	P27	CS7#	MTIOC2B/ TMCII/PO7	SCK1/RSPCKB				JTAG

 : MCU ボード内の固定機能

 : 評価ボード用に設定する機能


電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SCLc, SCLd, RSPi, RIIC, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
TDI	P30		MTIOC4B/ TMRI3/PO8/ RTCIC0/POE8#	RXD1/SMIS01/ SSCL1/MISOB/ USB0_DRPD	IRQ0-DS			JTAG
TMS	P31		MTIOC4D/ TMCI2/PO9/ RTCIC1	CTS1#/RTS1#/ SS1#/SSLB0/ USB0_DPUPE	IRQ1-DS			JTAG
	P32		MTIOC0C/ TIOCC0/TMO3/ PO10/RTCOUT/ RTCIC2	TXD6/TXD0/ SMOS16/SMOS10/ SSDA6/SSDA0/ CTX0/ USB0_VBUSEN	IRQ2-DS		CN3-48	
	P33		MTIOC0D/ TIOC0D/TMRI3/ PO11/POE3#	RXD6/RXD0/ SMIS06/SMIS00/ SSCL6/SSCL0/ CRX0	IRQ3-DS		CN3-50	
TRST#	P34		MTIOC0A/ TMCI3/PO12/ POE2#	SCK6/SCK0/ USB0_DPRPD	IRQ4			JTAG
	P35				NMI		CN2-56	外部 NMI と 兼用
EXTAL	P36							水晶発振器
XTAL	P37							水晶発振器
	P40				IRQ8-DS	AN000	CN3-11	
	P41				IRQ9-DS	AN001	CN3-12	
	P42				IRQ10-DS	AN002	CN3-13	
	P43				IRQ11-DS	AN003	CN3-14	
	P44				IRQ12-DS	AN004	CN3-15	
	P45				IRQ13-DS	AN005	CN3-16	
	P46				IRQ14-DS	AN006	CN3-17	
	P47				IRQ15-DS	AN007	CN3-18	
	P50	WR0#/WR#		TXD2/SMOS2/ SSDA2/SSLB1			CN3-40	FPGA と兼用
	P51	WR1#/BC1#/ WAIT#		SCK2/SSLB2			CN3-49	FPGA と兼用
	P52	RD#		RXD2/SMIS02/ SSCL2/SSLB3			CN3-44	FPGA と兼用
BCLK	P53						CN3-43	FPGA と兼用
TRDATA2	P54	ALE/EDACK0	MTIOC4B/TMCI1	CTS2#/RTS2#/ SS2#/CTX1/ ET_LINKSTA			CN2-32	
TRDATA3	P55	WAIT#/ EDREQ0	MTIOC4D/TMO3	CRX1/ET_EXOUT	IRQ10		CN3-39	FPGA と兼用
	P56	EDACK1	MTIOC3C/ TIOCA1				CN2-31	
	P60	CS0#					CN3-45	
	P61	CS1#/SDCS#						FPGA CS
	P62	CS2#/RAS#						FPGA CS
	P63	CS3#/CAS#					CN3-46	
	P64	CS4#/WE#					CN3-47	
	P65	CS5#/CKE					CN2-18	
	P66	CS6#/DQM0		CTX2			CN2-49	CAN
	P67	CS7#/DQM1		CRX2	IRQ15		CN2-50	CAN
	P70	SDCLK						FPGA INIT DONE
	P71	CS1#		ET_MDIO			CN2-28	LAN
	P72	CS2#		ET_MDC			CN2-25	LAN
	P73	CS3#	PO16	ET_WOL			CN2-17	
	P74	CS4#	PO19	CTS11#/RTS11#/ SS11#/ET_ERXD1/ RMIL_RXD1			CN2-26	LAN
	P75	CS5#	PO20	SCK11/ET_ERXD0/ RMIL_RXD0			CN2-23	LAN
	P76	CS6#	PO22	RXD11/SMIS011/ SSCL11/ ET_RX_CLK/ REF50CK			CN2-19	LAN
	P77	CS7#	PO23	TXD11/SMOS11/ SSDA11/ ET_RX_ER/ RMIL_RX_ER			CN2-24	LAN

 : MCUボード内の固定機能

 : 評価ボード用に設定する機能


 : MCUボード内でFPGA、LEDを使用しない場合は任意に使用可能

電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SClc, SCld, RSPi, RllC, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
TRDATA0	P80	EDREQ0	MTIOC3B/PO26	SCK10/ET_TX_EN/ RMIL_TXD_EN			CN2-27	LAN
TRDATA1	P81	EDACK0	MTIOC3D/PO27	RXD10/SMISO10/ SSCL10/ ET_ETXD0/ RMIL_TXD0			CN2-29	LAN
TRSYNC	P82	EDREQ1	MTIOC4A/PO28	TXD10/SMOSI10/ SSDA10/ ET_ETXD1/ RMIL_TXD1			CN2-30	LAN
TRCLK	P83	EDACK1	MTIOC4C	CTS10#/RTS10#/ SS10#/ET_CRS/ RMIL_CRS_DV			CN2-20	LAN
	P86		TIOCA0				CN2-46	
	P87		TIOCA2				CN2-51	CAN OE
	P90	A16		TXD7/SMOSI7/ SSDA7		AN014	CN2-55	MCUボード上の LED1と兼用
	P91	A17		SCK7		AN015	CN2-54	MCUボード上の LED2と兼用
	P92	A18		RXD7/SMISO7/ SSCL7		AN016	CN2-53	MCUボード上の LED3と兼用
	P93	A19		CTS7#/RTS7#/SS7#		AN017	CN2-52	MCUボード上の LED4と兼用
	PA0	A0/BC0#	MTIOC4A/ TIOCA0/PO16	SSLA1/ET_TX_EN/ RMIL_TXD_EN			CN3-51	FPGA と兼用
	PA1	A1	MTIOC0B/MTCLKC/ TIOCB0/PO17	SCK5/SSLA2/ ET_WOL	IRQ11		CN3-52	FPGA と兼用
	PA2	A2	PO18	RXD5/SMISO5/ SSCL5/SSLA3			CN3-53	FPGA と兼用
	PA3	A3	MTIOC0D/MTCLKD/ TIOCD0/TCLKB/ PO19	RXD5/SMISO5/ SSCL5/ET_MDIO	IRQ6-DS		CN3-54	FPGA と兼用
	PA4	A4	MTIC5U/MTCLKA/ TIOCA1/TMRD/ PO20	TXD5/SMOSI5/ SSDA5/SSLA0/ ET_MDC	IRQ5-DS		CN3-55	FPGA と兼用
	PA5	A5	TIOCB1/PO21	RSPCKA/ ET_LINKSTA			CN3-56	FPGA と兼用
	PA6	A6	MTIC5V/MTCLKB/ TIOCA2/TMCB3/ PO22/POE2#	CTS5#/RTS5#/SS5# MOSIA/ET_EXOUT			CN3-57	FPGA と兼用
	PA7	A7	TIOCB2/PO23	MISOA/ET_WOL			CN3-58	FPGA と兼用
	PB0	A8	MTIC5W/ TIOCA3/PO24	RXD4/RXD6/ SMISO4/SMISO6/ SSCL4/SSCL6/ RSPCKA/ ET_ERXD1/ RMIL_RXD1	IRQ12		CN2-12	FPGA と兼用
	PB1	A9	MTIOC0C/MTIOC4C/ TIOCB3/TMCD/ PO25	TXD4/TXD6/ SMOSI4/SMOSI6/ SSDA4/SSDA6/ ET_ERXD0/ RMIL_RXD0	IRQ4-DS		CN2-11	FPGA と兼用
	PB2	A10	TIOCC3/TCLKC/ PO26	CTS4#/RTS4#/ CTS6#/RTS6#/ SS4#/SS6#/ ET_RX_CLK/ REF50CK			CN2-10	FPGA と兼用
	PB3	A11	MTIOC0A/MTIOC4A/ TIOCD3/TCLKD/ TMO0/PO27/POE3#	SCK4/SCK6/ ET_RX_ER/ RMIL_RX_ER			CN2-9	FPGA と兼用
	PB4	A12	TIOCA4/PO28	CTS9#/RTS9#/ SS9#/ET_TX_EN/ RMIL_TXD_EN			CN2-8	FPGA と兼用
	PB5	A13	MTIOC2A/MTIOC1B/ TIOCB4/TMRI1/ PO29/POE1#	SCK9/ET_ETXD0/ RMIL_TXD0			CN2-7	FPGA と兼用
	PB6	A14	MTIOC3D/ TIOCA5/PO30	RXD9/SMISO9/ SSCL9/ET_ETXD1/ RMIL_TXD1			CN2-6	FPGA と兼用
	PB7	A15	MTIOC3B/ TIOCB5/PO31	TXD9/SMOSI9/ SSDA9/ET_CRS/ RMIL_CRS_DV			CN2-5	FPGA と兼用

 : 評価ボード用に設定する機能

 : MCU ボード内で FPGA、LED を使用しない場合は任意に使用可能

電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SClc, Sclc, RSPi, RIIc, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
	PC0	A16	MTIOC3C/ TCLKC/PO17	CTS5#/RTS5#/ SS5#/SSLA1/SCL3/ ET_ERXD3	IRQ14		CN2-16	
	PC1	A17	MTIOC3A/ TCLKD/PO18	SCK5/SSLA2/SDA3/ ET_ERXD2	IRQ1		CN2-15	
	PC2	A18	MTIOC4B/ TCLKA/PO21	RXD5/SMISO5/ SSCL5/SSLA3/ IERXD/ET_RX_DV			CN2-14	
	PC3	A19	MTIOC4D/ TCLKB/PO24	TXD5/SMOSI5/ SSDA5/ETXD/ ET_TX_ER			CN2-13	
	PC4	A20/CS3#	MTIOC3D/ MTCLKC/ TIOCC6/TCLKE/ TMCI1/PO25/ POE0#	SCK5/CTS8#/ RTS8#/SS8#/ SSLA0/ET_TX_CLK				FRAM
	PC5	A21/CS2#/ WAIT#	MTIOC3B/ MTCLKD/ TIOCD6/TCLKF/ TMR2/PO29	SCK8/RSPCKA/ ET_ETXD2				FRAM
	PC6	A22/CS1#	MTIOC3C/ MTCLKA/ TIOCA6/TMCI2/ PO30	RXD8/SMISO8/ SSCL8/MOSIA/ ET_ETXD3	IRQ13			FRAM
	PC7	A23/CS0#	MTIOC3A/ MTCLKB/ TIOCB6/TMO2/ PO31	TXD8/SMOSI8/ SSDA8/MISOA/ ET_COL	IRQ14			ブートモード 設定ピン専用
	PD0	D0[A0/D0]	TIOCA7		IRQ0	AN008	CN3-21	FPGA と兼用
	PD1	D1[A1/D1]	MTIOC4B/ TIOCB7/TCLKG	MOSIC/CTX0	IRQ1	AN009	CN3-22	FPGA と兼用
	PD2	D2[A2/D2]	MTIOC4D/ TIOCA8	MISOC/CRX0	IRQ2	AN010	CN3-25	FPGA と兼用
	PD3	D3[A3/D3]	TIOCB8/TCLKH/ POE8#	RSPCKC	IRQ3	AN011	CN3-26	FPGA と兼用
	PD4	D4[A4/D4]	POE3#	SSLC0	IRQ4	AN012	CN3-27	FPGA と兼用
	PD5	D5[A5/D5]	MTIOSW/POE2#	SSLC1	IRQ5	AN013	CN3-28	FPGA と兼用
	PD6	D6[A6/D6]	MTIOSV/POE1#	SSLC2	IRQ6	AN6	CN3-29	FPGA と兼用
	PD7	D7[A7/D7]	MTIOSU/POE0#	SSLC3	IRQ7	AN7	CN3-30	FPGA と兼用
	PE0	D8[A8/D8]	TIOCC9	SCK12/SSLB1		ANEX0	CN3-31	FPGA と兼用
	PE1	D9[A9/D9]	MTIOC4C/ TIOCD9/PO18	TXD12/SMOSI12/ SSDA12/TXD12/ SIOX12/SSLB2/ RSPCKB		ANEX1	CN3-32	FPGA と兼用
	PE2	D10[A10/D10]	MTIOC4A/ TIOCA9/PO23	RXD12/SMISO12/ SSCL12/RXD12/ SSLB3/MOSIB	IRQ7-DS	AN0	CN3-33	FPGA と兼用
	PE3	D11[A11/D11]	MTIOC4B/ TIOCB9/PO26/ POE8#	CTS12#/RTS12#/ SS12#/MISOB/ ET_ERXD3		AN1	CN3-34	FPGA と兼用
	PE4	D12[A12/D12]	MTIOC4D/ MTIOC1A/ TIOCA10/PO28	SSLB0/ET_ERXD2		AN2	CN3-35	FPGA と兼用
	PE5	D13[A13/D13]	MTIOC4C/ MTIOC2B/ TIOCB10	RSPCKB/ ET_RX_CLK/ REF50CK	IRQ5	AN3	CN3-36	FPGA と兼用
	PE6	D14[A14/D14]	TIOCA11	MOSIB	IRQ6	AN4	CN3-37	FPGA と兼用
	PE7	D15[A15/D15]	TIOCB11	MISOB	IRQ7	AN5	CN3-38	FPGA と兼用
	PF5				IRQ4			
	PJ3		MTIOC3C	CTS6#/RTS6#/ CTS0#/RTS0#/ SS6#/SS0#				SW1-1
	PJ5							SW1-2


 : MCUボード内の固定機能


 : MCUボード内で FPGA、LED を使用しない場合は任意に使用可能

6.4. RX63N 単体 MCU ボード (MP-RX63N-01) の I/O 割付け

本、評価ボード (EV-RX/RZ-01) を使用した場合の MP-RX63N-01 ボード上の MCU の I/O 割付けを以下に示します。

電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SCLc, SCLd, RSPI, RIIIC, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
	P00		TMR10	TXD6/SMOSI6/ SSDA6	IRQ8	AN018	CN3-8	
	P01		TMCI0	RXD6/SMISO6/ SSCL6	IRQ9	AN019	CN3-9	
	P02		TMCI1	SCK6	IRQ10	AN020	CN3-10	
	P03				IRQ11	DA0	CN3-3	
	P05				IRQ13	DA1	CN3-4	
	P07				IRQ15	ADTRG0#	CN3-7	
	P12		TMCI1	RXD2/SMISO2/ SSCL2/SCL0[FM+]	IRQ2		CN2-43	MAC アドレス
	P13		MTIOC0B/ TIOCA5/TMO3/ PO13	TXD2/SMOSI2/ SSDA2/SDA0[FM+]	IRQ3	ADTRG#	CN2-44	MAC アドレス
	P14		MTIOC3A/ MTCLKA/ TIOC5/TCLKA/ TMR12/PO15	CTS1#/RTS1#/ SS1#/CTX1/ USB0_DPUPE/ USB0_OVRCURA	IRQ4		CN2-38	USB0
	P15		MTIOC0B/ MTCLKB/ TIOC2/TCLKB/ TMCI2/PO13	RXD1/SCK3/ SMISO1/SSCL1/ CRX1-DS	IRQ5		CN2-45	
	P16		MTIOC3C/ MTIOC3D/ TIOC1/TCLKC/ TMO2/PO14/ RTCOUT	TXD1/RXD3/ SMOSI1/SMISO3/ SSDA1/SSCL3/ MOSIA/SCL2-DS/ IERXD/ USB0_VBUS/ USB0_VBUSEN/ USB0_OVRCURB	IRQ6	ADTRG0#	CN2-36	USB0
	P17		MTIOC3A/ MTIOC3B/ TIOC0/TCLKD/ TMO1/PO15/ POE8#	SCK1/TXD3/ SMOSI3/SSDA3/ MISOA/SDA2-DS/ IETXD	IRQ7	ADTRG#		FRAM
	P20		MTIOC1A/ TIOC3/TMR10/ PO0	TXD0/SMOSI0/ SSDA0/SDA1/ USB0_ID	IRQ8		CN2-47	RS232C
	P21		MTIOC1B/ TIOCA3/TMCI0/ PO1	RXD0/SMISO0/ SSCL0/SCL1/ USB0_EXICEN	IRQ9		CN2-48	RS232C
	P22	EDREQ0	MTIOC3B/ MTCLKC/ TIOCC3/TMO0/ PO2	SCK0/USB0_DRPD			CN2-41	USB0
	P23	EDACK0	MTIOC3D/ MTCLKD/ TIOC3/PO3	TXD3/CTS0#/ RTS0#/SMOSI3/ SS0#/SSDA3/ USB0_DPUPE			CN2-37	USB0
	P24	CS4#/ EDREQ1	MTIOC4A/ MTCLKA/ TIOC4/TMR11/ PO4	SCK3/ USB0_VBUSEN			CN2-34	USB0
	P25	CS5#/ EDACK1	MTIOC4C/ MTCLKB/ TIOCA4/PO5	RXD3/SMISO3/ SSCL3/ USB0_DPRPD		ADTRG0#	CN2-42	USB0
TDO	P26	CS6#	MTIOC2A/TMO1/ PO6	TXD1/CTS3#/ RTS3#/SMOSI1/ SS3#/SSDA1/ MOSIB				JTAG
TCK/FINEC	P27	CS7#	MTIOC2B/ TMCI3/PO7	SCK1/RSPCKB				JTAG

 : MCU ボード内の固定機能


 : 評価ボード用に設定する機能


電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SCLc, SCLd, RSPi, RIIc, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
TDI	P30		MTIOC4B/ TMRI3/PO8/ RTCIC0/POE8#	RXD1/SMIS01/ SSCL1/MISOB/ USB0_DRPD	IRQ0-DS			JTAG
TMS	P31		MTIOC4D/ TMCI2/PO9/ RTCIC1	CTS1#/RTS1#/ SS1#/SSLB0/ USB0_DPUPE	IRQ1-DS			JTAG
	P32		MTIOC0C/ TIOCC0/TMO3/ PO10/RTCOUT/ RTCIC2	TXD6/TXD0/ SMOSI6/SMOSI0/ SSDA6/SSDA0/ CTX0/ USB0_VBUSEN	IRQ2-DS		CN3-48	
	P33		MTIOC0D/ TIOC0D/TMRI3/ PO11/POE3#	RXD6/RXD0/ SMISO6/SMISO0/ SSCL6/SSCL0/ CRX0	IRQ3-DS		CN3-50	
TRST#	P34		MTIOC0A/ TMCI3/PO12/ POE2#	SCK6/SCK0/ USB0_DPRPD	IRQ4			JTAG
	P35				NMI		CN2-56	外部 NMI と 兼用
EXTAL	P36							水晶発振器
XTAL	P37							水晶発振器
	P40				IRQ8-DS	AN000	CN3-11	
	P41				IRQ9-DS	AN001	CN3-12	
	P42				IRQ10-DS	AN002	CN3-13	
	P43				IRQ11-DS	AN003	CN3-14	
	P44				IRQ12-DS	AN004	CN3-15	
	P45				IRQ13-DS	AN005	CN3-16	
	P46				IRQ14-DS	AN006	CN3-17	
	P47				IRQ15-DS	AN007	CN3-18	
	P50	WR0#/WR#		TXD2/SMOSI2/ SSDA2/SSLB1			CN3-40	
	P51	WR1#/BC1#/ WAIT#		SCK2/SSLB2			CN3-49	
	P52	RD#		RXD2/SMISO2/ SSCL2/SSLB3			CN3-44	
BCLK	P53						CN3-43	
TRDATA2	P54	ALE/EDACK0	MTIOC4B/TMCI1	CTS2#/RTS2#/ SS2#/CTX1/ ET_LINKSTA			CN2-32	
TRDATA3	P55	WAIT#/ EDREQ0	MTIOC4D/TMO3	CRX1/ET_EXOUT	IRQ10		CN3-39	
	P56	EDACK1	MTIOC3C/ TIOCA1				CN2-31	
	P60	CS0#					CN3-45	
	P61	CS1#/SDCS#						使用不可
	P62	CS2#/RAS#						使用不可
	P63	CS3#/CAS#					CN3-46	
	P64	CS4#/WE#					CN3-47	
	P65	CS5#/CKE					CN2-18	
	P66	CS6#/DQM0		CTX2			CN2-49	CAN
	P67	CS7#/DQM1		CRX2	IRQ15		CN2-50	CAN
	P70	SDCLK						使用不可
	P71	CS1#		ET_MDIO			CN2-28	LAN
	P72	CS2#		ET_MDC			CN2-25	LAN
	P73	CS3#	PO16	ET_WOL			CN2-17	
	P74	CS4#	PO19	CTS11#/RTS11#/ SS11#/ET_ERXD1/ RMIL_RXD1			CN2-26	LAN
	P75	CS5#	PO20	SCK11/ET_ERXD0/ RMIL_RXD0			CN2-23	LAN
	P76	CS6#	PO22	RXD11/SMIS011/ SSCL11/ ET_RX_CLK/ REF50CK			CN2-19	LAN
	P77	CS7#	PO23	TXD11/SMOSI11/ SSDA11/ ET_RX_ER/ RMIL_RX_ER			CN2-24	LAN

: MCUボード内の固定機能


: 評価ボード用に設定する機能

電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SClc, SCld, RSPi, RIIc, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
TRDATA0	P80	EDREQ0	MTIOC3B/PO26	SCK10/ET_TX_EN/ RMIL_TXD_EN			CN2-27	LAN
TRDATA1	P81	EDACK0	MTIOC3D/PO27	RXD10/SMISO10/ SSCL10/ ET_ETXD0/ RMIL_TXD0			CN2-29	LAN
TRSYNC	P82	EDREQ1	MTIOC4A/PO28	TXD10/SMOSI10/ SSDA10/ ET_ETXD1/ RMIL_TXD1			CN2-30	LAN
TRCLK	P83	EDACK1	MTIOC4C	CTS10#/RTS10#/ SS10#/ET_CRS/ RMIL_CRS_DV			CN2-20	LAN
	P86		TIOCA0				CN2-46	
	P87		TIOCA2				CN2-51	CAN OE
	P90	A16		TXD7/SMOSI7/ SSDA7		AN014	CN2-55	MCUボード上の LED1と兼用
	P91	A17		SCK7		AN015	CN2-54	MCUボード上の LED2と兼用
	P92	A18		RXD7/SMISO7/ SSCL7		AN016	CN2-53	MCUボード上の LED3と兼用
	P93	A19		CTS7#/RTS7#/SS7#		AN017	CN2-52	MCUボード上の LED4と兼用
	PA0	A0/BC0#	MTIOC4A/ TIOCA0/PO16	SSLA1/ET_TX_EN/ RMIL_TXD_EN			CN3-51	
	PA1	A1	MTIOC0B/MTCLKC/ TIOCB0/PO17	SCK5/SSLA2/ ET_WOL	IRQ11		CN3-52	
	PA2	A2	PO18	RXD5/SMISO5/ SSCL5/SSLA3			CN3-53	
	PA3	A3	MTIOC0D/MTCLKD/ TIOCD0/TCLKB/ PO19	RXD5/SMISO5/ SSCL5/ET_MDIO	IRQ6-DS		CN3-54	
	PA4	A4	MTIC5U/MTCLKA/ TIOCA1/TMRD/ PO20	TXD5/SMOSI5/ SSDA5/SSLA0/ ET_MDC	IRQ5-DS		CN3-55	
	PA5	A5	TIOCB1/PO21	RSPCKA/ ET_LINKSTA			CN3-56	
	PA6	A6	MTIC5V/MTCLKB/ TIOCA2/TMCB3/ PO22/POE2#	CTS5#/RTS5#/SS5# MOSIA/ET_EXOUT			CN3-57	
	PA7	A7	TIOCB2/PO23	MISOA/ET_WOL			CN3-58	
	PB0	A8	MTIC5W/ TIOCA3/PO24	RXD4/RXD6/ SMISO4/SMISO6/ SSCL4/SSCL6/ RSPCKA/ ET_ERXD1/ RMIL_RXD1	IRQ12		CN2-12	
	PB1	A9	MTIOC0C/MTIOC4C/ TIOCB3/TMCB3/ PO25	TXD4/TXD6/ SMOSI4/SMOSI6/ SSDA4/SSDA6/ ET_ERXD0/ RMIL_RXD0	IRQ4-DS		CN2-11	
	PB2	A10	TIOCC3/TCLKC/ PO26	CTS4#/RTS4#/ CTS6#/RTS6#/ SS4#/SS6#/ ET_RX_CLK/ REF50CK			CN2-10	
	PB3	A11	MTIOC0A/MTIOC4A/ TIOCD3/TCLKD/ TMO0/PO27/POE3#	SCK4/SCK6/ ET_RX_ER/ RMIL_RX_ER			CN2-9	
	PB4	A12	TIOCA4/PO28	CTS9#/RTS9#/ SS9#/ET_TX_EN/ RMIL_TXD_EN			CN2-8	
	PB5	A13	MTIOC2A/MTIOC1B/ TIOCB4/TMRI1/ PO29/POE1#	SCK9/ET_ETXD0/ RMIL_TXD0			CN2-7	
	PB6	A14	MTIOC3D/ TIOCA5/PO30	RXD9/SMISO9/ SSCL9/ET_ETXD1/ RMIL_TXD1			CN2-6	
	PB7	A15	MTIOC3B/ TIOCB5/PO31	TXD9/SMOSI9/ SSDA9/ET_CRS/ RMIL_CRS_DV			CN2-5	

 : 評価ボード用に設定する機能

 : MCU ボード内で LED を使用しない場合は任意に使用可能

電源 クロック システム制御	I/Oポート	バス EXDMAC SDRAMC	タイマ (MTU, TPU, TMR, PPG, RTC, POE)	通信 (ETHERC, SClc, Sclcl, RSP1, RllC, CAN, IEB, USB)	割り込み	S12AD, AD, DA	拡張 コネクタ	備考
	PC0	A16	MTIOC3C/ TCLKC/PO17	CTS5#/RTS5#/ SS5#/SSLA1/SCL3/ ET_ERXD3	IRQ14		CN2-16	
	PC1	A17	MTIOC3A/ TCLKD/PO18	SCK5/SSLA2/SDA3/ ET_ERXD2	IRQ1		CN2-15	
	PC2	A18	MTIOC4B/ TOLKA/PO21	RXD5/SMISO5/ SSCL5/SSLA3/ IERXD/ET_RX_DV			CN2-14	
	PC3	A19	MTIOC4D/ TCLKB/PO24	TXD5/SMOSI5/ SSDA5/ETXD/ ET_TX_ER			CN2-13	
	PC4	A20/CS3#	MTIOC3D/ MTCLKC/ TIOCC6/TCLKE/ TMCI1/PO25/ POE0#	SCK5/CTS8#/ RTS8#/ SSLA0/ET_TX_CLK				FRAM
	PC5	A21/CS2#/ WAIT#	MTIOC3B/ MTCLKD/ TIOCD6/TCLKF/ TMRI2/PO29	SCK8/RSPCKA/ ET_ETXD2				FRAM
	PC6	A22/CS1#	MTIOC3C/ MTCLKA/ TIOCA6/TMCI2/ PO30	RXD8/SMISO8/ SSCL8/MOSIA/ ET_ETXD3	IRQ13			FRAM
	PC7	A23/CS0#	MTIOC3A/ MTCLKB/ TIOCB6/TMO2/ PO31	TXD8/SMOSI8/ SSDA8/MISOA/ ET_COL	IRQ14			ブートモード 設定ピン専用
	PD0	D0[A0/D0]	TIOCA7		IRQ0	AN008	CN3-21	
	PD1	D1[A1/D1]	MTIOC4B/ TIOCB7/TCLKG	MOSIC/CTX0	IRQ1	AN009	CN3-22	
	PD2	D2[A2/D2]	MTIOC4D/ TIOCA8	MISOC/CRX0	IRQ2	AN010	CN3-25	
	PD3	D3[A3/D3]	TIOCB8/TCLKH/ POE8#	RSPCKC	IRQ3	AN011	CN3-26	
	PD4	D4[A4/D4]	POE3#	SSLC0	IRQ4	AN012	CN3-27	
	PD5	D5[A5/D5]	MTIOSW/POE2#	SSLC1	IRQ5	AN013	CN3-28	
	PD6	D6[A6/D6]	MTIOSV/POE1#	SSLC2	IRQ6	AN6	CN3-29	
	PD7	D7[A7/D7]	MTIOSU/POE0#	SSLC3	IRQ7	AN7	CN3-30	
	PE0	D8[A8/D8]	TIOCC9	SCK12/SSLB1		ANEX0	CN3-31	
	PE1	D9[A9/D9]	MTIOC4C/ TIOCD9/PO18	TXD12/SMOSI12/ SSDA12/TXD12/ SIOX12/SSLB2/ RSPCKB		ANEX1	CN3-32	
	PE2	D10[A10/D10]	MTIOC4A/ TIOCA9/PO23	RXD12/SMISO12/ SSCL12/RXD12/ SSLB3/MOSIB	IRQ7-DS	AN0	CN3-33	
	PE3	D11[A11/D11]	MTIOC4B/ TIOCB9/PO26/ POE8#	CTS12#/RTS12#/ SS12#/MISOB/ ET_ERXD3		AN1	CN3-34	
	PE4	D12[A12/D12]	MTIOC4D/ MTIOC1A/ TIOCA10/PO28	SSLB0/ET_ERXD2		AN2	CN3-35	
	PE5	D13[A13/D13]	MTIOC4C/ MTIOC2B/ TIOCB10	RSPCKB/ ET_RX_CLK/ REF50CK	IRQ5	AN3	CN3-36	
	PE6	D14[A14/D14]	TIOCA11	MOSIB	IRQ6	AN4	CN3-37	
	PE7	D15[A15/D15]	TIOCB11	MISOB	IRQ7	AN5	CN3-38	
	PF5				IRQ4			
	PJ3		MTIOC3C	CTS6#/RTS6#/ CTS0#/RTS0#/ SS6#/SS0#				SW1-1
	PJ5							SW1-2

 : MCUボード内の固定機能

7. コネクタマップ

7.1. RZA1H MCU ボード(MP-RZA1H/FPGA-01)を実装した場合のコネクタマップ

(1) CN1:電源コネクタ (B2P-SHF-1AA:日圧)

No	信号名	備考
1	+5V	入力
2	GND	

このコネクタから+5Vを供給する場合は、MCU ボード上のCN1(電源コネクタ)は使用しないで下さい。

(2) CN2:LANコネクタ (J0011D01BNL:Pluse)

No	信号名	備考	No	信号名	備考
1	TX+		2	TX-	
3	RX+		4		
5			6	RX-	
7			8		

(3) CN3:USB HOSTコネクタ (XM7A-0442:オムロン)

No	信号名	備考
1	VBUS	5V 出力
2	D-	
3	D+	
4	GND	

(4) CN4:USB FUNCTIONコネクタ (XM7D-514:オムロン)

No	信号名	備考
1	VBUS	5V 入力
2	D-	
3	D+	
4	ID	NC
5	GND	

(5) CN5:CANコネクタ(B3P-SHF-1AA:日圧)

No	信号名	備考
1	CANH	
2	GND	
3	CANL	

(6) CN6:RS232Cコネクタ(XM2C-0942-132L:オムロン)

No	信号名	備考	No	信号名	備考
1	DCD	NC	2	RXD	
3	TXD		4	DTR	NC
5	GND		6	DSR	NC
7	RTS	8ピンと接続	8	CTS	7ピンと接続
9	RI	NC			

(7) JZ2: 拡張コネクタ(HIF3HA-60DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	+5V	電源入力/出力	2	+5V	電源入力/出力
3	+5V	電源入力/出力	4	+5V	電源入力/出力
5	P4_5		6	P4_4	
7	P4_3		8	P4_2	
9	P4_1		10	P4_0	
11	P3_6 (ET_RXDV)	Ethernet	12	P1_14 (ET_COL)	Ethernet
13	P3_4 (ET_RXCLK)	Ethernet	14	P3_5 (ET_RXER)	Ethernet
15	P2_8 (ET_RXD0)	Ethernet	16	P2_9 (ET_RXD1)	Ethernet
17	P2_10 (ET_RXD2)	Ethernet	18	P2_11 (ET_RXD3)	Ethernet
19	P5_9 (ET_MDC)	Ethernet	20	P3_3 (ET_MDIO)	Ethernet
21	DGND		22	DGND	
23	P2_2 (ET_TXEN)	Ethernet	24	P2_3 (ET_CRS)	Ethernet
25	P2_0 (ET_TXCLK)	Ethernet	26	P2_1 (ET_TXER)	Ethernet
27	P2_4 (ET_TXD0)	Ethernet	28	P2_5 (ET_TXD1)	Ethernet
29	P2_6 (ET_TXD2)	Ethernet	30	P2_7 (ET_TXD3)	Ethernet
31	NC1		32	P5_10 (USB1_VBUSEN)	USB
33	USB_DM1	USB	34	USB_VBUS1	USB
35	USB_DP1	USB	36	P2_15 (USB1_OVC)	USB
37	P1_0		38	P1_1	
39	DGND		40	DGND	
41	P1_4 (IIC2SCL)	EEPROM	42	P1_5 (IIC2SDA)	EEPROM
43	P4_14 (TxD2)	RS232C	44	P4_15 (RxD2)	RS232C
45	P2_13 (CAN3TX)	CAN	46	P2_12 (CAN3RX)	CAN
47	P2_14 (CAN_OE)	CAN	48	P3_15	
49	P3_14		50	P3_13	
51	P3_12		52	P3_11	
53	P3_10		54	P3_9	
55	P3_8		56	ExNMI#	入力/出力
57	DGND		58	DGND	
59	ExRST# (注. 1)	入力または出力	60	NC2	

注. 1 8.1(2) MCU ボード(MP-RZA1H/FPGA-01)側の設定のJP1を参照して下さい。

(8) JZ3: 拡張コネクタ(HIF3HA-60DA-2. 54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	AVCC	出力 (+3.3V)	2	VREF (注. 1)	入力 (max+3.3V)
3	P1_15		4	P1_12	
5	AGND		6	AGND	
7	P1_11		8	P1_10	
9	P1_9		10	P1_8	
11	P3_7		12	P1_3	
13	P8_13		14	P8_12	
15	P8_9		16	P8_8	
17	P8_11		18	P8_10	
19	AGND		20	AGND	
21	P8_7/A15	FPGA と兼用	22	P8_6/A14	FPGA と兼用
23	DGND		24	DGND	
25	P8_5/A13	FPGA と兼用	26	P8_4/A12	FPGA と兼用
27	P8_3/A11	FPGA と兼用	28	P8_2/A10	FPGA と兼用
29	P8_1/A9	FPGA と兼用	30	P8_0/A8	FPGA と兼用
31	P7_15/A7	FPGA と兼用	32	P7_14/A6	FPGA と兼用
33	P7_13/A5	FPGA と兼用	34	P7_12/A4	FPGA と兼用
35	P7_11/A3	FPGA と兼用	36	P7_10/A2	FPGA と兼用
37	P7_9/A1	FPGA と兼用	38	P7_7/WE1# (10K で Pull-UP)	FPGA と兼用
39	P1_13/WAIT# (10K で Pull-UP)	FPGA と兼用	40	P7_6/WE0# (10K で Pull-UP)	FPGA と兼用
41	DGND		42	DGND	
43	CKIO	FPGA と兼用	44	P7_8/RD# (10K で Pull-UP)	FPGA 兼用
45	P7_5/RD-WR# (10K で Pull-UP)	FPGA と兼用	46	P7_1/CS3# (10K で Pull-UP)	
47	P1_7		48	P1_6	
49	P6_15/D15	FPGA と兼用	50	P6_14/D14	FPGA と兼用
51	P6_13/D13	FPGA と兼用	52	P6_12/D12	FPGA と兼用
53	P6_11/D11	FPGA と兼用	54	P6_10/D10	FPGA と兼用
55	P6_9/D9	FPGA と兼用	56	P6_8/D8	FPGA と兼用
57	P6_7/D7	FPGA と兼用	58	P6_6/D6	FPGA と兼用
59	DGND		60	DGND	

注. 1 8.1(2) MCU ボード(MP-RZA1H/FPGA-01)側の設定の R24 を参照して下さい。

(9) JZ4: 拡張コネクタ(HIF3HA-50DA-2. 54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	FPGA_IO_00		4	FPGA_IO_01	
5	FPGA_IO_02		6	FPGA_IO_03	
7	FPGA_IO_04		8	FPGA_IO_05	
9	FPGA_IO_06		10	FPGA_IO_07	
11	FPGA_IO_08		12	FPGA_IO_09	
13	FPGA_IO_10		14	FPGA_IO_11	
15	FPGA_IO_12		16	FPGA_IO_13	
17	FPGA_IO_14		18	FPGA_IO_15	
19	DGND		20	DGND	
21	FPGA_IO_16		22	FPGA_IO_17	
23	FPGA_IO_18		24	FPGA_IO_19	
25	FPGA_IO_20		26	FPGA_IO_21	
27	FPGA_IO_22		28	FPGA_IO_23	
29	FPGA_IO_24		30	FPGA_IO_25	
31	FPGA_IO_26		32	FPGA_IO_27	
33	FPGA_IO_28		34	FPGA_IO_29	
35	FPGA_IO_30		36	FPGA_IO_31	
37	DGND		38	DGND	
39	FPGA_IO_32		40	FPGA_IO_33	
41	FPGA_IO_34		42	FPGA_IO_35	
43	FPGA_IO_36		44	FPGA_IO_37	
45	FPGA_IO_38		46	FPGA_IO_39	
47	DGND		48	DGND	
49	+3.3V (注. 1)	出力	50	+3.3V (注. 1)	出力

注. 1 8.1(2) MCU ボード(MP-RZA1H/FPGA-01)側の設定の JP4 を参照して下さい。

(10) JZ5: 拡張コネクタ(HIF3HA-20DA-2.54DSA(71):ヒロセ)

No	信号名	備考	No	信号名	備考
1	AGND		2	AGND	
3	VIN1A		4	VIN2A	
5	VIN1B		6	VIN2B	
7	AGND		8	AGND	
9	P3_0		10	P4_10	内部 LED1 と兼用
11	P4_8		12	P4_9	
13	P4_13	内部 LED4 と兼用	14	P4_12	内部 LED3 と兼用
15	P4_11	内部 LED2 と兼用	16	P4_7	
17	P4_6		18	AUDIO_CLK	AUDIO CLK 入力
19	DGND		20	DGND	

(11) JZ6: 拡張コネクタ(HIF3HA-20DA-2.54DSA(71):ヒロセ)

No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	P6_5/D5	FPGA と兼用	4	P6_4/D4	FPGA と兼用
5	P6_3/D3	FPGA と兼用	6	P6_2/D2	FPGA と兼用
7	P6_1/D1	FPGA と兼用	8	P6_0/D0	FPGA と兼用
9	P3_2		10	P3_1	
11	P5_7		12	P5_6	
13	P5_5		14	P5_4	
15	P5_3		16	P5_2	
17	P5_1		18	P5_0	
19	DGND		20	DGND	

7.2. RZA1H 単体 MCU ボード(MP-RZA1H-01)を実装した場合のコネクタマップ

(1) CN1:電源コネクタ (B2P-SHF-1AA:日圧)

No	信号名	備考
1	+5V	入力
2	GND	

このコネクタから+5Vを供給する場合は、MCU ボード上のCN1(電源コネクタ)は使用しないで下さい。

(2) CN2:LANコネクタ (J0011D01BNL:Pluse)

No	信号名	備考	No	信号名	備考
1	TX+		2	TX-	
3	RX+		4		
5			6	RX-	
7			8		

(3) CN3:USB HOSTコネクタ (XM7A-0442:オムロン)

No	信号名	備考
1	VBUS	5V 出力
2	D-	
3	D+	
4	GND	

(4) CN4:USB FUNCTIONコネクタ (XM7D-514:オムロン)

No	信号名	備考
1	VBUS	5V 入力
2	D-	
3	D+	
4	ID	NC
5	GND	

(5) CN5:CANコネクタ(B3P-SHF-1AA:日圧)

No	信号名	備考
1	CANH	
2	GND	
3	CANL	

(6) CN6:RS232Cコネクタ(XM2C-0942-132L:オムロン)

No	信号名	備考	No	信号名	備考
1	DCD	NC	2	RXD	
3	TXD		4	DTR	NC
5	GND		6	DSR	NC
7	RTS	8ピンと接続	8	CTS	7ピンと接続
9	RI	NC			

(7) JZ2: 拡張コネクタ(HIF3HA-60DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	+5V	電源入力/出力	2	+5V	電源入力/出力
3	+5V	電源入力/出力	4	+5V	電源入力/出力
5	P4_5		6	P4_4	
7	P4_3		8	P4_2	
9	P4_1		10	P4_0	
11	P3_6 (ET_RXDV)	Ethernet	12	P1_14 (ET_COL)	Ethernet
13	P3_4 (ET_RXCLK)	Ethernet	14	P3_5 (ET_RXER)	Ethernet
15	P2_8 (ET_RXD0)	Ethernet	16	P2_9 (ET_RXD1)	Ethernet
17	P2_10 (ET_RXD2)	Ethernet	18	P2_11 (ET_RXD3)	Ethernet
19	P5_9 (ET_MDC)	Ethernet	20	P3_3 (ET_MDIO)	Ethernet
21	DGND		22	DGND	
23	P2_2 (ET_TXEN)	Ethernet	24	P2_3 (ET_CRS)	Ethernet
25	P2_0 (ET_TXCLK)	Ethernet	26	P2_1 (ET_TXER)	Ethernet
27	P2_4 (ET_TXD0)	Ethernet	28	P2_5 (ET_TXD1)	Ethernet
29	P2_6 (ET_TXD2)	Ethernet	30	P2_7 (ET_TXD3)	Ethernet
31	NC1		32	P5_10 (USB1_VBUSEN)	USB
33	USB_DM1	USB	34	USB_VBUS1	USB
35	USB_DP1	USB	36	P2_15 (USB1_OVC)	USB
37	P1_0		38	P1_1	
39	DGND		40	DGND	
41	P1_4 (IIC2SCL)	EEPROM	42	P1_5 (IIC2SDA)	EEPROM
43	P4_14 (TxD2)	RS232C	44	P4_15 (RxD2)	RS232C
45	P2_13 (CAN3TX)	CAN	46	P2_12 (CAN3RX)	CAN
47	P2_14 (CAN_OE)	CAN	48	P3_15	
49	P3_14		50	P3_13	
51	P3_12		52	P3_11	
53	P3_10		54	P3_9	
55	P3_8		56	ExNMI#	入力/出力
57	DGND		58	DGND	
59	ExRST# (注. 1)	入力または出力	60	NC2	

注. 1 8.2(2) MCU ボード(MP-RZA1H-01)側の設定の JP4 を参照して下さい。

(8) JZ3: 拡張コネクタ (HIF3HA-60DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	AVCC	出力 (+3.3V)	2	VREF (注. 1)	入力 (max+3.3V)
3	P1_15		4	P1_12	
5	AGND		6	AGND	
7	P1_11		8	P1_10	
9	P1_9		10	P1_8	
11	P3_7		12	P1_3	
13	P8_13		14	P8_12	
15	P8_9		16	P8_8	
17	P8_11		18	P8_10	
19	AGND		20	AGND	
21	P8_7/A15		22	P8_6/A14	
23	DGND		24	DGND	
25	P8_5/A13		26	P8_4/A12	
27	P8_3/A11		28	P8_2/A10	
29	P8_1/A9		30	P8_0/A8	
31	P7_15/A7		32	P7_14/A6	
33	P7_13/A5		34	P7_12/A4	
35	P7_11/A3		36	P7_10/A2	
37	P7_9/A1		38	P7_7/WE1# (10K で Pull-UP)	
39	P1_13/WAIT# (10K で Pull-UP)		40	P7_6/WE0# (10K で Pull-UP)	
41	DGND		42	DGND	
43	CKIO		44	P7_8/RD# (10K で Pull-UP)	
45	P7_5/RD-WR# (10K で Pull-UP)		46	P7_1/CS3# (10K で Pull-UP)	
47	P1_7		48	P1_6	
49	P6_15/D15		50	P6_14/D14	
51	P6_13/D13		52	P6_12/D12	
53	P6_11/D11		54	P6_10/D10	
55	P6_9/D9		56	P6_8/D8	
57	P6_7/D7		58	P6_6/D6	
59	DGND		60	DGND	

注. 1 8.2(2) MCU ボード (MP-RZA1H-01) 側の設定の R25 を参照して下さい。

(9) JZ4: 拡張コネクタ (HIF3HA-50DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	FPGA_IO_00		4	FPGA_IO_01	
5	FPGA_IO_02		6	FPGA_IO_03	
7	FPGA_IO_04		8	FPGA_IO_05	
9	FPGA_IO_06		10	FPGA_IO_07	
11	FPGA_IO_08		12	FPGA_IO_09	
13	FPGA_IO_10		14	FPGA_IO_11	
15	FPGA_IO_12		16	FPGA_IO_13	
17	FPGA_IO_14		18	FPGA_IO_15	
19	DGND		20	DGND	
21	FPGA_IO_16		22	FPGA_IO_17	
23	FPGA_IO_18		24	FPGA_IO_19	
25	FPGA_IO_20		26	FPGA_IO_21	
27	FPGA_IO_22		28	FPGA_IO_23	
29	FPGA_IO_24		30	FPGA_IO_25	
31	FPGA_IO_26		32	FPGA_IO_27	
33	FPGA_IO_28		34	FPGA_IO_29	
35	FPGA_IO_30		36	FPGA_IO_31	
37	DGND		38	DGND	
39	FPGA_IO_32		40	FPGA_IO_33	
41	FPGA_IO_34		42	FPGA_IO_35	
43	FPGA_IO_36		44	FPGA_IO_37	
45	FPGA_IO_38		46	FPGA_IO_39	
47	DGND		48	DGND	
49	+3.3V (注. 1)	出力	50	+3.3V (注. 1)	出力

注. 1 8.2(2) MCU ボード (MP-RZA1H-01) 側の設定の JP3 を参照して下さい。

(10) JZ5: 拡張コネクタ(HIF3HA-20DA-2.54DSA(71):ヒロセ)

No	信号名	備考	No	信号名	備考
1	AGND		2	AGND	
3	VIN1A		4	VIN2A	
5	VIN1B		6	VIN2B	
7	AGND		8	AGND	
9	P3_0		10	P4_10	内部 LED1 と兼用
11	P4_8		12	P4_9	
13	P4_13	内部 LED4 と兼用	14	P4_12	内部 LED3 と兼用
15	P4_11	内部 LED2 と兼用	16	P4_7	
17	P4_6		18	AUDIO_CLK	AUDIO CLK 入力
19	DGND		20	DGND	

(11) JZ6: 拡張コネクタ(HIF3HA-20DA-2.54DSA(71):ヒロセ)

No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	P6_5/D5		4	P6_4/D4	
5	P6_3/D3		6	P6_2/D2	
7	P6_1/D1		8	P6_0/D0	
9	P3_2		10	P3_1	
11	P5_7		12	P5_6	
13	P5_5		14	P5_4	
15	P5_3		16	P5_2	
17	P5_1		18	P5_0	
19	DGND		20	DGND	

7.3. RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)を実装した場合のコネクタマップ

(1) CN1:電源コネクタ (B2P-SHF-1AA:日圧)

No	信号名	備考
1	+5V	入力
2	GND	

このコネクタから+5Vを供給する場合は、MCU ボード上のCN1(電源コネクタ)は使用しないで下さい。

(2) CN2:LANコネクタ (J0011D01BNL:Pluse)

No	信号名	備考	No	信号名	備考
1	TX+		2	TX-	
3	RX+		4		
5			6	RX-	
7			8		

(3) CN3:USB HOSTコネクタ (XM7A-0442:オムロン)

No	信号名	備考
1	VBUS	5V 出力
2	D-	
3	D+	
4	GND	

(4) CN4:USB FUNCTIONコネクタ (XM7D-514:オムロン)

No	信号名	備考
1	VBUS	5V 入力
2	D-	
3	D+	
4	ID	NC
5	GND	

(5) CN5:CANコネクタ(B3P-SHF-1AA:日圧)

No	信号名	備考
1	CANH	
2	GND	
3	CANL	

(6) CN6:RS232Cコネクタ(XM2C-0942-132L:オムロン)

No	信号名	備考	No	信号名	備考
1	DCD	NC	2	RXD	
3	TXD		4	DTR	NC
5	GND		6	DSR	NC
7	RTS	8ピンと接続	8	CTS	7ピンと接続
9	RI	NC			

(7) CN7:VBAT電源コネクタ (HNC2-2.5P-2DS:ヒロセ)

No	信号名	備考
1	+5V	1A 以上
2	GND	

(8) JX2: 拡張コネクタ(HIF3HA-60DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	+5V	電源入力/出力	2	+5V	電源入力/出力
3	+5V	電源入力/出力	4	+5V	電源入力/出力
5	PB7/A15	FPGA と兼用	6	PB6/A14	FPGA と兼用
7	PB5/A13	FPGA と兼用	8	PB4/A12	FPGA と兼用
9	PB3/A11	FPGA と兼用	10	PB2/A10	FPGA と兼用
11	PB1/A9	FPGA と兼用	12	PB0/A8	FPGA と兼用
13	PC3		14	PC2	
15	PC1		16	PC0	
17	P73		18	P65	
19	P76 (REF50CK)	Ethernet	20	P83 (RMII_GRS_DV)	Ethernet
21	DGND		22	DGND	
23	P75 (RMII_RXD0)	Ethernet	24	P77 (RMII_RX_ER)	Ethernet
25	P72 (ET_MDC)	Ethernet	26	P74 (RMII_RXD1)	Ethernet
27	P80 (RMII_TXD_EN)	Ethernet	28	P71 (ET_MDIO)	Ethernet
29	P81 (RMII_TXD0)	Ethernet	30	P82 (RMII_TXD1)	Ethernet
31	P56		32	P54	
33	USB_DP	USB	34	P24 (USB0_VBUSEN)	USB
35	USB_DM	USB	36	P16 (USB0_VBUS/USB0_VBUSEN)	USB
37	P23 (USB0_DPUPE)	USB	38	P14 (USB0_DPURE/USB0_OVRCURA)	USB
39	DGND		40	DGND	
41	P22 (USB0_DRPD)	USB	42	P25 (USB0_DPRPD)	USB
43	P12 (SCL0)	EEPROM	44	P13 (SDA0)	EEPROM
45	P15		46	P86	
47	P20 (TXD0)	RS232C	48	P21 (RXD0)	RS232C
49	P66 (CTX2)	CAN	50	P67 (CRX2)	CAN
51	P87 (CAN_OE)	CAN	52	P93	
53	P92		54	P91	
55	P90		56	ExNMI#	入力/出力
57	DGND		58	DGND	
59	ExRST# (注. 1)	入力または出力	60	VBAT	

注. 1 8.3(2) MCU ボード(MP-RX63N/FPGA-01、MP-RX63N/CPLD-01)側の設定のJP4を参照して下さい。

(9) JX3: 拡張コネクタ(HIF3HA-60DA-2. 54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	AVCC	出力 (+3.3V)	2	VREF (注. 1)	入力 (max+3.3V)
3	P03		4	P05	
5	AGND		6	AGND	
7	P07		8	P00	
9	P01		10	P02	
11	P40		12	P41	
13	P42		14	P43	
15	P44		16	P45	
17	P46		18	P47	
19	AGND		20	AGND	
21	PD0/D0	FPGA と兼用	22	PD1/D1	FPGA と兼用
23	DGND		24	DGND	
25	PD2/D2	FPGA と兼用	26	PD3/D3	FPGA と兼用
27	PD4/D4	FPGA と兼用	28	PD5/D5	FPGA と兼用
29	PD6/D6	FPGA と兼用	30	PD7/D7	FPGA と兼用
31	PE0/D8	FPGA と兼用	32	PE1/D9	FPGA と兼用
33	PE2/D10	FPGA と兼用	34	PE3/D11	FPGA と兼用
35	PE4/D12	FPGA と兼用	36	PE5/D13	FPGA と兼用
37	PE6/D14	FPGA と兼用	38	PE7/D15	FPGA と兼用
39	P55/WAIT# (10K で Pull-UP)	FPGA と兼用	40	P50/WR# (10K で Pull-UP)	FPGA と兼用
41	DGND		42	DGND	
43	P53/BCLK2	FPGA と兼用	44	P52/RD# (10K で Pull-UP)	FPGA と兼用
45	P60/CS0# (10K で Pull-UP)		46	P63/CS3#	
47	P64/CS4#		48	P32	
49	P51/BC1#	FPGA と兼用	50	P33	
51	PA0/A0/BC0#	FPGA と兼用	52	PA1/A1	FPGA と兼用
53	PA2/A2	FPGA と兼用	54	PA3/A3	FPGA と兼用
55	PA4/A4	FPGA と兼用	56	PA5/A5	FPGA と兼用
57	PA6/A6	FPGA と兼用	58	PA7/A1	FPGA と兼用
59	DGND		60	DGND	

注. 1 8.3(2) MCU ボード(MP-RX63N/FPGA-01、MP-RX63N/CPLD-01)側の設定の R13 を参照して下さい。

(10) JX4: 拡張コネクタ(HIF3HA-50DA-2. 54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	FPGA_IO_00		4	FPGA_IO_01	
5	FPGA_IO_02		6	FPGA_IO_03	
7	FPGA_IO_04		8	FPGA_IO_05	
9	FPGA_IO_06		10	FPGA_IO_07	
11	FPGA_IO_08		12	FPGA_IO_09	
13	FPGA_IO_10		14	FPGA_IO_11	
15	FPGA_IO_12		16	FPGA_IO_13	
17	FPGA_IO_14		18	FPGA_IO_15	
19	DGND		20	DGND	
21	FPGA_IO_16		22	FPGA_IO_17	
23	FPGA_IO_18		24	FPGA_IO_19	
25	FPGA_IO_20		26	FPGA_IO_21	
27	FPGA_IO_22		28	FPGA_IO_23	
29	FPGA_IO_24		30	FPGA_IO_25	
31	FPGA_IO_26		32	FPGA_IO_27	
33	FPGA_IO_28		34	FPGA_IO_29	
35	FPGA_IO_30		36	FPGA_IO_31	
37	DGND		38	DGND	
39	FPGA_IO_32		40	FPGA_IO_33	
41	FPGA_IO_34		42	FPGA_IO_35	
43	FPGA_IO_36		44	FPGA_IO_37	
45	FPGA_IO_38		46	FPGA_IO_39	
47	DGND		48	DGND	
49	+3.3V (注. 1)	出力	50	+3.3V (注. 1)	出力

注. 1 8.3(2) MCU ボード(MP-RX63N/FPGA-01、MP-RX63N/CPLD-01)側の設定の JP6 を参照して下さい。

7.4. RX63N 単体 MCU ボード (MP-RX63N-01) を実装した場合のコネクタマップ

(1) CN1:電源コネクタ (B2P-SHF-1AA:日圧)

No	信号名	備考
1	+5V	入力
2	GND	

このコネクタから+5Vを供給する場合は、MCU ボード上のCN1(電源コネクタ)は使用しないで下さい。

(2) CN2:LANコネクタ (J0011D01BNL:Pluse)

No	信号名	備考	No	信号名	備考
1	TX+		2	TX-	
3	RX+		4		
5			6	RX-	
7			8		

(3) CN3:USB HOSTコネクタ (XM7A-0442:オムロン)

No	信号名	備考
1	VBUS	5V 出力
2	D-	
3	D+	
4	GND	

(4) CN4:USB FUNCTIONコネクタ (XM7D-514:オムロン)

No	信号名	備考
1	VBUS	5V 入力
2	D-	
3	D+	
4	ID	NC
5	GND	

(5) CN5:CANコネクタ (B3P-SHF-1AA:日圧)

No	信号名	備考
1	CANH	
2	GND	
3	CANL	

(6) CN6:RS232Cコネクタ (XM2C-0942-132L:オムロン)

No	信号名	備考	No	信号名	備考
1	DCD	NC	2	RXD	
3	TXD		4	DTR	NC
5	GND		6	DSR	NC
7	RTS	8ピンと接続	8	CTS	7ピンと接続
9	RI	NC			

(7) CN7:VBAT電源コネクタ (HNC2-2.5P-2DS:ヒロセ)

No	信号名	備考
1	+5V	1A 以上
2	GND	

(8) JX2: 拡張コネクタ(HIF3HA-60DA-2.54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	+5V	電源入力/出力	2	+5V	電源入力/出力
3	+5V	電源入力/出力	4	+5V	電源入力/出力
5	PB7/A15	FPGA と兼用	6	PB6/A14	FPGA と兼用
7	PB5/A13	FPGA と兼用	8	PB4/A12	FPGA と兼用
9	PB3/A11	FPGA と兼用	10	PB2/A10	FPGA と兼用
11	PB1/A9	FPGA と兼用	12	PB0/A8	FPGA と兼用
13	PC3		14	PC2	
15	PC1		16	PC0	
17	P73		18	P65	
19	P76 (REF50CK)	Ethernet	20	P83 (RMII_GRS_DV)	Ethernet
21	DGND		22	DGND	
23	P75 (RMII_RXD0)	Ethernet	24	P77 (RMII_RX_ER)	Ethernet
25	P72 (ET_MDC)	Ethernet	26	P74 (RMII_RXD1)	Ethernet
27	P80 (RMII_TXD_EN)	Ethernet	28	P71 (ET_MDIO)	Ethernet
29	P81 (RMII_TXD0)	Ethernet	30	P82 (RMII_TXD1)	Ethernet
31	P56		32	P54	
33	USB_DP	USB	34	P24 (USB0_VBUSEN)	USB
35	USB_DM	USB	36	P16 (USB0_VBUS/USB0_VBUSEN)	USB
37	P23 (USB0_DPUPE)	USB	38	P14 (USB0_DPURE/USB0_OVRCURA)	USB
39	DGND		40	DGND	
41	P22 (USB0_DRPD)	USB	42	P25 (USB0_DPRPD)	USB
43	P12 (SCL0)	EEPROM	44	P13 (SDA0)	EEPROM
45	P15		46	P86	
47	P20 (TXD0)	RS232C	48	P21 (RXD0)	RS232C
49	P66 (CTX2)	CAN	50	P67 (CRX2)	CAN
51	P87 (CAN_OE)	CAN	52	P93	
53	P92		54	P91	
55	P90		56	ExNMI#	入力/出力
57	DGND		58	DGND	
59	ExRST# (注. 1)	入力または出力	60	VBAT	

注. 1 8.4(2) RX63N 単体 MCU ボード(MP-RX63N-01)側の設定の JP4 を参照して下さい。

(9) JX3: 拡張コネクタ(HIF3HA-60DA-2. 54DSA(71): ヒロセ)

No	信号名	備考	No	信号名	備考
1	AVCC	出力 (+3.3V)	2	VREF (注. 1)	入力 (max+3.3V)
3	P03		4	P05	
5	AGND		6	AGND	
7	P07		8	P00	
9	P01		10	P02	
11	P40		12	P41	
13	P42		14	P43	
15	P44		16	P45	
17	P46		18	P47	
19	AGND		20	AGND	
21	PD0/D0	FPGA と兼用	22	PD1/D1	FPGA と兼用
23	DGND		24	DGND	
25	PD2/D2	FPGA と兼用	26	PD3/D3	FPGA と兼用
27	PD4/D4	FPGA と兼用	28	PD5/D5	FPGA と兼用
29	PD6/D6	FPGA と兼用	30	PD7/D7	FPGA と兼用
31	PE0/D8	FPGA と兼用	32	PE1/D9	FPGA と兼用
33	PE2/D10	FPGA と兼用	34	PE3/D11	FPGA と兼用
35	PE4/D12	FPGA と兼用	36	PE5/D13	FPGA と兼用
37	PE6/D14	FPGA と兼用	38	PE7/D15	FPGA と兼用
39	P55/WAIT# (10K で Pull-UP)	FPGA と兼用	40	P50/WR# (10K で Pull-UP)	FPGA と兼用
41	DGND		42	DGND	
43	P53/BCLK2	FPGA と兼用	44	P52/RD# (10K で Pull-UP)	FPGA と兼用
45	P60/CS0# (10K で Pull-UP)		46	P63/CS3#	
47	P64/CS4#		48	P32	
49	P51/BC1#	FPGA と兼用	50	P33	
51	PA0/A0/BC0#	FPGA と兼用	52	PA1/A1	FPGA と兼用
53	PA2/A2	FPGA と兼用	54	PA3/A3	FPGA と兼用
55	PA4/A4	FPGA と兼用	56	PA5/A5	FPGA と兼用
57	PA6/A6	FPGA と兼用	58	PA7/A1	FPGA と兼用
59	DGND		60	DGND	

注. 1 8.4(2) RX63N 単体 MCU ボード(MP-RX63N-01)側の設定の R13 を参照して下さい。

(10) JX4: 拡張コネクタ(HIF3HA-50DA-2. 54DSA(71): ヒロセ)

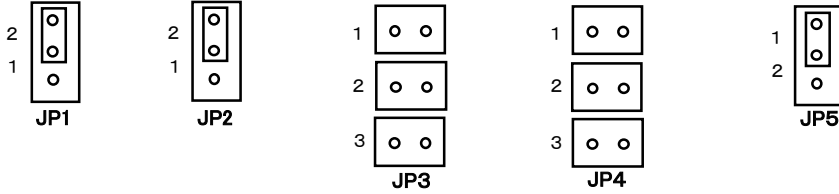
No	信号名	備考	No	信号名	備考
1	DGND		2	DGND	
3	FPGA_IO_00		4	FPGA_IO_01	
5	FPGA_IO_02		6	FPGA_IO_03	
7	FPGA_IO_04		8	FPGA_IO_05	
9	FPGA_IO_06		10	FPGA_IO_07	
11	FPGA_IO_08		12	FPGA_IO_09	
13	FPGA_IO_10		14	FPGA_IO_11	
15	FPGA_IO_12		16	FPGA_IO_13	
17	FPGA_IO_14		18	FPGA_IO_15	
19	DGND		20	DGND	
21	FPGA_IO_16		22	FPGA_IO_17	
23	FPGA_IO_18		24	FPGA_IO_19	
25	FPGA_IO_20		26	FPGA_IO_21	
27	FPGA_IO_22		28	FPGA_IO_23	
29	FPGA_IO_24		30	FPGA_IO_25	
31	FPGA_IO_26		32	FPGA_IO_27	
33	FPGA_IO_28		34	FPGA_IO_29	
35	FPGA_IO_30		36	FPGA_IO_31	
37	DGND		38	DGND	
39	FPGA_IO_32		40	FPGA_IO_33	
41	FPGA_IO_34		42	FPGA_IO_35	
43	FPGA_IO_36		44	FPGA_IO_37	
45	FPGA_IO_38		46	FPGA_IO_39	
47	DGND		48	DGND	
49	+3.3V (注. 1)	出力	50	+3.3V (注. 1)	出力

注. 1 8.4(3) コネクタ変換ボード(CNV-RX63N-01)側の設定の JP1 を参照して下さい。

8. 設定

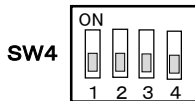
8.1. 評価ボード(EV-RX/RZ-01)に RZA1H MCU ボード(MP-RZA1H/FPGA-01)を実装する場合

(1) 評価ボード(EV-RX/RZ-01)側の設定



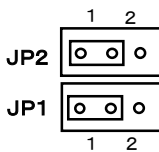
JP1	2番側をショート	PHYをMIIモードに設定 (必ずこの設定にして下さい。)
JP2	2番側をショート	PHYをMIIモードに設定 (必ずこの設定にして下さい。)
JP3	すべてオープン	RX63N MCU 時のみの設定
JP4	すべてオープン	RX63N MCU 時のみの設定
JP5	任意	1側: CAN終端あり 2側: CAN終端なし

(2) RZA1H MCU ボード(MP-RZA1H/FPGA-01)側の設定



SW4-1	OFF	ブートモード: モード3 シリアルフラッシュブート ULinkx使用時はON(モード0 CS0空間16ビットブート)の設定にして下さい。
SW4-2	OFF	JTAGモード: 通常動作
SW4-3	OFF	クロックモード: EXTAL/水晶発振子
SW4-4	OFF	SSCG動作: SSCG動作OFF

動作モードの詳細は RZ/A1H グループ ユーザーズマニュアル ハードウェア編を参照して下さい。



JP1	1番側をショート	拡張コネクタ(JZ2-59)へリセット信号出力 (必ずこの設定にして下さい。)
JP2	1番側をショート	+5V 電源の電圧監視(+4.5V 以下で NMI 入力)を行う 評価ボードを使用する場合は必ず+5V 電源を使用して下さい。

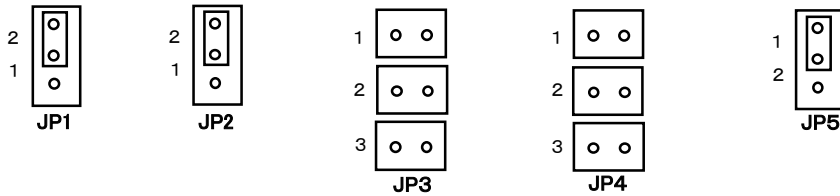
JP3 オープン(出荷時設定) : USB パスパワー未使用(必ずこの設定にして下さい。)

JP4 オープン(出荷時設定) : CN4-49,50 にロジック電源を出力しない

R24 に 0Ω抵抗実装(出荷時設定) : アナログリファレンス電源 = 内部+3.3V を使用

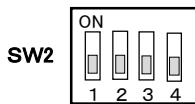
8.2. 評価ボード(EV-RX/RZ-01)にRZA1H 単体 MCU ボード(MP-RZA1H-01)を実装する場合

(1) 評価ボード(EV-RX/RZ-01)側の設定



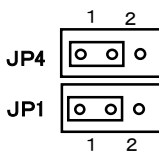
JP1	2番側をショート	PHYをMIIモードに設定 (必ずこの設定にしてください。)
JP2	2番側をショート	PHYをMIIモードに設定 (必ずこの設定にしてください。)
JP3	すべてオープン	RX63N MCU 時のみの設定
JP4	すべてオープン	RX63N MCU 時のみの設定
JP5	任意	1側: CAN終端あり 2側: CAN終端なし

(2) RZA1H 単体 MCU ボード(MP-RZA1H-01)側の設定



SW2-1	OFF	ブートモード: モード3 シリアルフラッシュブート ULinkx使用時はON(モード0 CS0空間16ビットブート)の設定にしてください。
SW2-2	OFF	JTAGモード: 通常動作
SW2-3	OFF	クロックモード: EXTAL/水晶発振子
SW2-4	OFF	SSCG動作: SSCG動作OFF

動作モードの詳細は RZ/A1H グループ ユーザーズマニュアル ハードウェア編を参照して下さい。



JP4	1番側をショート	拡張コネクタ(JZ2-59)へリセット信号出力 (必ずこの設定にしてください。)
JP1	1番側をショート	+5V 電源の電圧監視(+4.5V 以下で NMI 入力)を行う 評価ボードを使用する場合は必ず+5V 電源を使用して下さい。

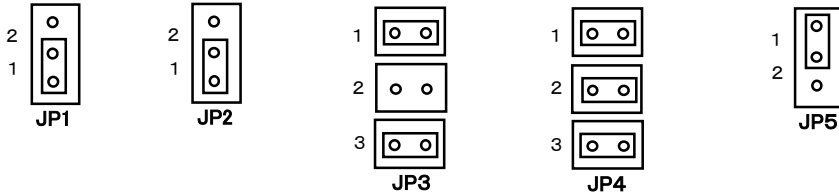
JP2 オープン(出荷時設定) : USB バスパワー未使用(必ずこの設定にしてください。)

JP3 オープン(出荷時設定) : CN4-49,50 にロジック電源を出力しない

R25 に 0Ω抵抗実装(出荷時設定) : アナログリファレンス電源 = 内部+3.3V を使用

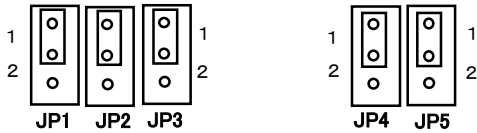
8.3. 評価ボード(EV-RX/RZ-01)に RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)を実装する場合

(1) 評価ボード(EV-RX/RZ-01)側の設定




JP1	1 番側をショート	PHYを RMIIモードに設定 (必ずこの設定にして下さい。)
JP2	1 番側をショート	PHYを RMIIモードに設定 (必ずこの設定にして下さい。)
JP3	1, 3番をショート	USB を HOST/FUNCTION で使用
JP4	すべてショート	RX63N MCU 時のみの設定
JP5	任意	1側: CAN終端あり 2側: CAN終端なし

(2) RX63N MCU ボード(MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01)側の設定



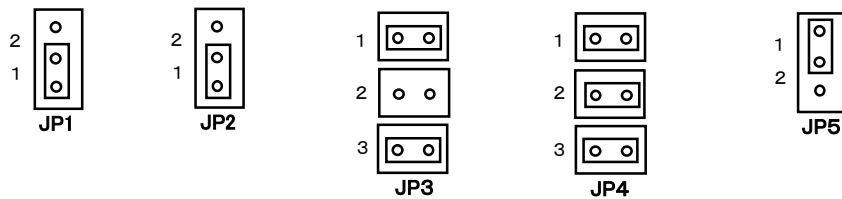
JP1	1 番側をショート	シングルチップモード
JP2	1 番側をショート	
JP3	1 番側をショート	
JP4	1 番側をショート	拡張コネクタ(JX2-59)へリセット信号出力 (必ずこの設定にして下さい。)
JP5	1 番側をショート	+5V 電源の電圧監視(+4.5V 以下で NMI 入力)を行う 評価ボードを使用する場合は必ず+5V 電源を使用して下さい。

JP6  オープン(出荷時設定) : CN4-49,50 にロジック電源を出力しない

R13 に 0Ω抵抗実装(出荷時設定) : アナログリファレンス電源 = 内部+3.3V を使用

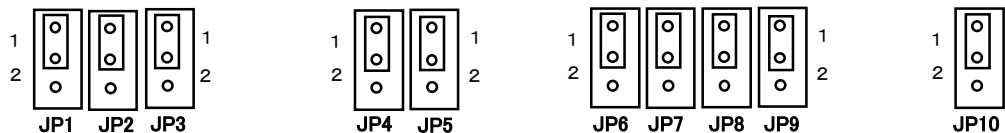
8.4. 評価ボード(EV-RX/RZ-01)にRX63N 単体 MCU ボード(MP-RX63N-01)を実装する場合

(1) 評価ボード(EV-RX/RZ-01)側の設定



JP1	1 番側をショート	PHYをRMIIモードに設定 (必ずこの設定にしてください。)
JP2	1 番側をショート	PHYをRMIIモードに設定 (必ずこの設定にしてください。)
JP3	1, 3番をショート	USB をHOST/FUNCTION で使用
JP4	すべてショート	RX63N MCU 時のみの設定
JP5	任意	1側: CAN終端あり 2側: CAN終端なし


(2) RX63N 単体 MCU ボード(MP-RX63N-01)側の設定



JP1	1 番側をショート	シングルチップモード
JP2	1 番側をショート	
JP3	1 番側をショート	
JP4	1 番側をショート	拡張コネクタ(JX2-59)へリセット信号出力 (必ずこの設定にしてください。)
JP5	1 番側をショート	+5V 電源の電圧監視(+4.5V 以下で NMI 入力)を行う
JP6	1 番側をショート	P13/TXD2 CMOS レベル
JP7	1 番側をショート	P12/RXD2 CMOS レベル
JP8	1 番側をショート	P32/TXD0 CMOS レベル
JP9	1 番側をショート	P33/RXD0 CMOS レベル
JP10	1 番側をショート	IO ポート I/F 電圧 3.3V 固定

R13 に 0Ω抵抗実装 (出荷時設定) : アナログリファレンス電源 = 内部+3.3V を使用

(3) コネクタ変換ボード(CNV-RX63N-01)側の設定

JP1  オープン (出荷時設定) : JCN4-49,50 にロジック電源を出力しない

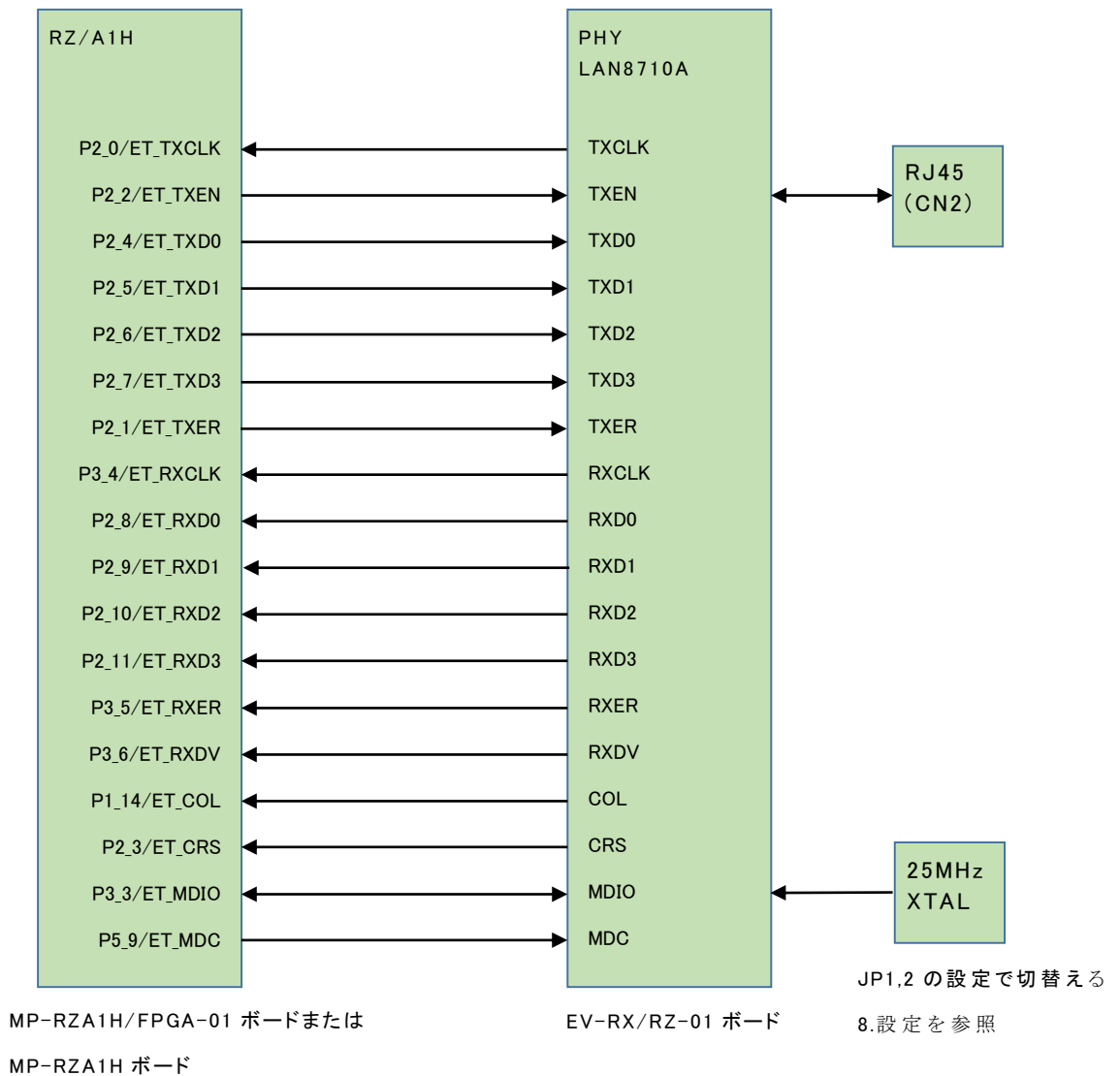
9. 外部インターフェース

9.1. イーサネット

(1) RZA1H MCUボード(MP-RZA1H/FPGA-01) で使用する場合

RZ/A1H MCU 内蔵のイーサネットコントローラと PHY は MII で接続されます。(8. 設定を参照して下さい。)

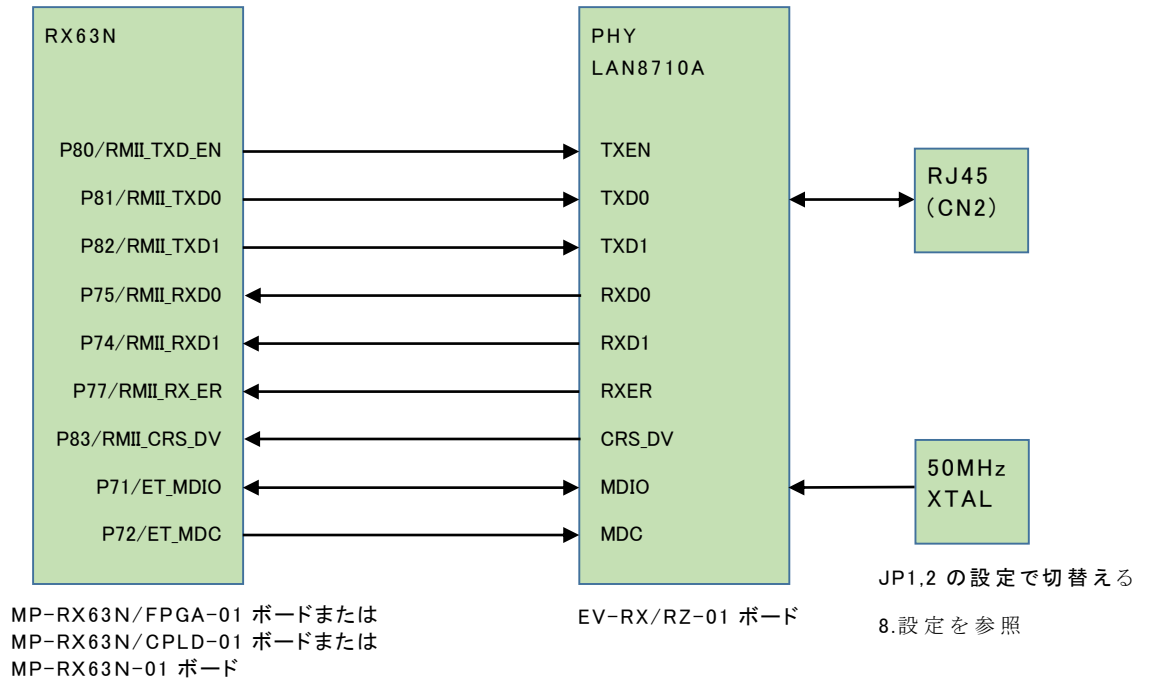
MP-RZA1H/FPGA-01 ボードの RZ/A1H MCU と PHY の接続



(2) RX63N MCUボード*(MP-RX63N/FPGA-01またはMP-RX63N/CPLD-01)で使用する場合

RX63N MCU 内蔵のイーサネットコントローラと PHY は RMI I で接続されます。(8. 設定を参照して下さい。)

MP-RX63N/FPGA-01 および MP-RX63N/CPLD-01 ボードの RX63N MCU と PHY の接続



9.2. USB

評価ボード(EV-RX/RZ-01)は USB ポートを1チャンネル搭載しています。

VBUS 電源、USB ライン切り替え回路を有し、HOST/FUNCTION のどちらかを選択して使用することができます。

- (1) RZA1H MCUボード(MP-RZA1H/FPGA-01) で使用する場合は、
MCU内蔵USBコントローラ チャンネル1を使用します。
HOST機能選択時はUSB(Universal Serial Bus)規格Rev.2.0 のHigh-Speed 転送、Full-Speed転送、Low-Speed 転送に対応しています。FUNCTION機能選択時は、USB 規格Rev.2.0 のHigh-Speed 転送、Full-Speed 転送に対応しています。
- (2) RX63N MCUボード(MP-RX63N/FPGA-01またはMP-RX63N/CPLD-01)で使用する場合は、
MCU内蔵USBコントローラ チャンネル0を使用します。
HOST/FUNCTIONとも、USB(Universal Serial Bus)規格Rev.2.0 のFull-Speed転送に対応しています。

9.3. RS232C

評価ボード(EV-RX/RZ-01)は RS232C I/F を1チャンネル搭載しています。

TRSF3232 を実装し、3.3V レベルと±12V のレベル変換を行い、Max 1Mbps の転送が可能となっています。

D-SUB 9ピンのオスピンコネクタを搭載し、TXD, RXDのみの信号接続となっています。

- (1) RZA1H MCUボード(MP-RZA1H/FPGA-01) で使用する場合は、
MCU内蔵のSCI ch2を使用します。
- (2) RX63N MCUボード(MP-RX63N/FPGA-01またはMP-RX63N/CPLD-01)で使用する場合は、
MCU内蔵のSCI ch0を使用します。

9.4. CAN

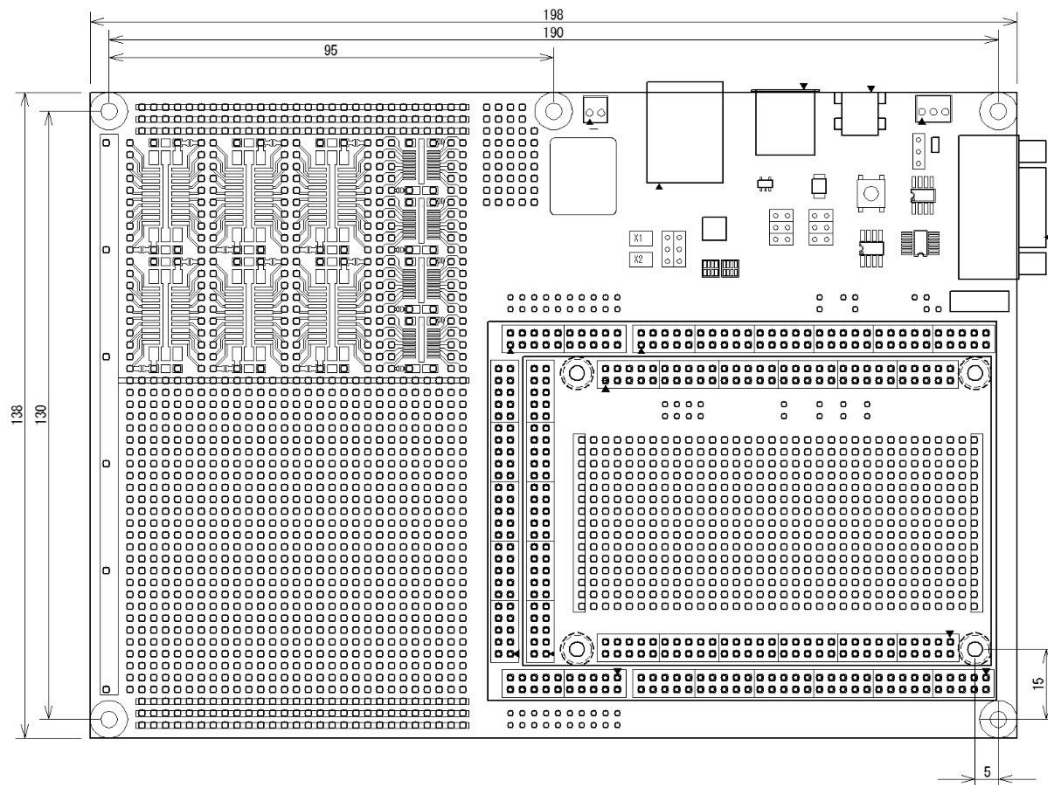
評価ボード(EV-RX/RZ-01)は CAN I/F を1チャンネル搭載しています。

SN65HVD256 を実装し、3.3V レベルと差動レベルの変換を行い、Max 1Mbps の転送が可能となっています。

外部との接続は、NH(日圧)の3ピンコネクタを搭載しています。

- (1) RZA1H MCUボード(MP-RZA1H/FPGA-01)で使用する場合は、
MCU内蔵のCANインタフェース ch3を使用します。
- (2) RX63N MCUボード(MP-RX63N/FPGA-01またはMP-RX63N/CPLD-01)で使用する場合は、
MCU内蔵のCANインタフェース ch2を使用します。

10. 外形寸法図



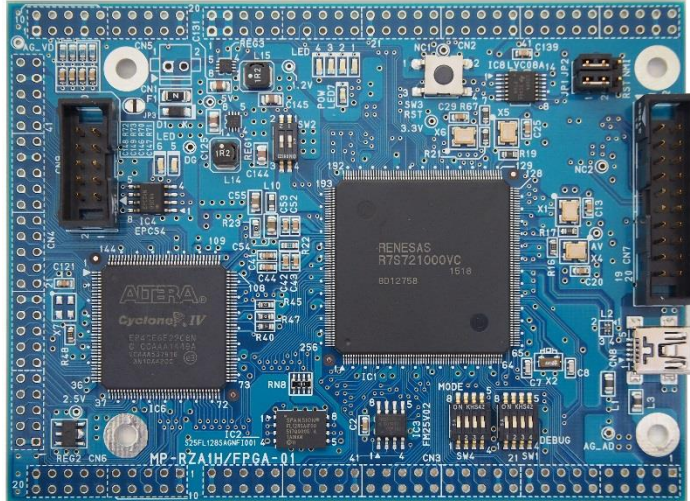
11. 回路図

別紙参照

12. 関連製品

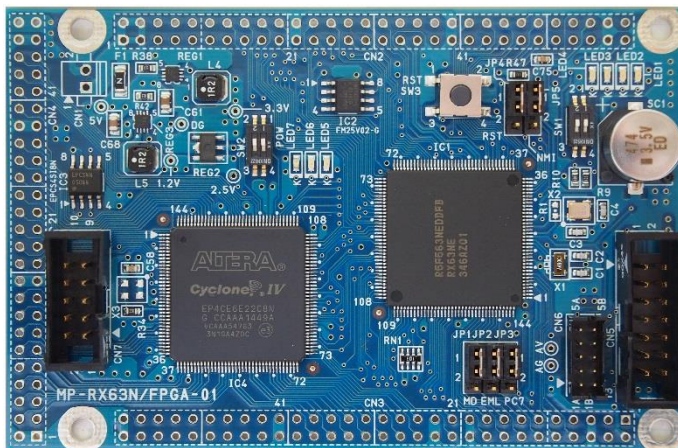
本評価ボードに実装可能な MCU ボードを以下に示します。

12.1. RZ/A1H マイコン+FPGA ボード (MP-RZA1H/FPGA-01)



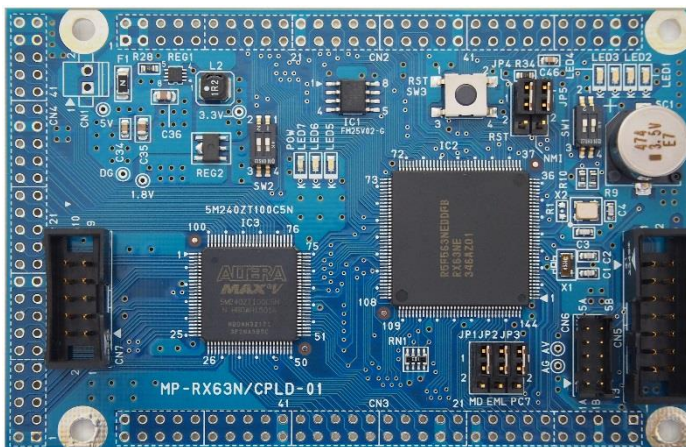
MCU:RZ/A1H (ルネサス)
FPGA:Cyclone IV (アルテラ)

12.2. RX63N マイコン+FPGA ボード (MP-RX63N/FPGA-01)



MCU:RX63N (ルネサス)
FPGA:Cyclone IV (アルテラ)

12.3. RX63N マイコン+CPLD ボード (MP-RX63N/CPLD-01)



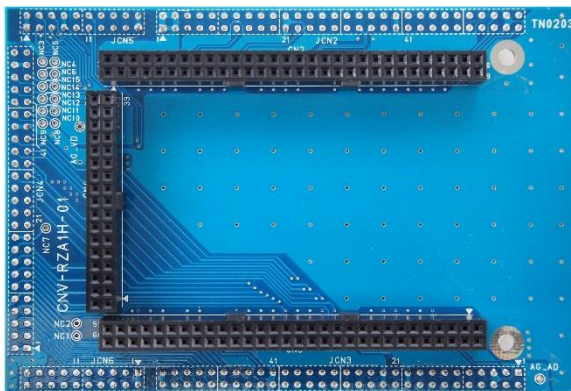
MCU:RX63N (ルネサス)
FPGA:MAX V (アルテラ)

12.4. RZ/A1H 単体 MCU ボード (MP-RZA1H-01) およびコネクタ変換ボード (CNV-RZA1H-01)

RZ/A1H 単体 MCU ボードはサイズが違いますので、コネクタ変換ボードを使用して評価ボードと接続します。



MCU:RZ/A1H (ルネサス)



12.5. RX63N 単体 MCU ボード (MP-RX63N-01) およびコネクタ変換ボード (CNV-RX63N-01)

RX63N 単体 MCU ボードはサイズが違いますので、コネクタ変換ボードを使用して評価ボードと接続します。



MCU:RX63N (ルネサス)

